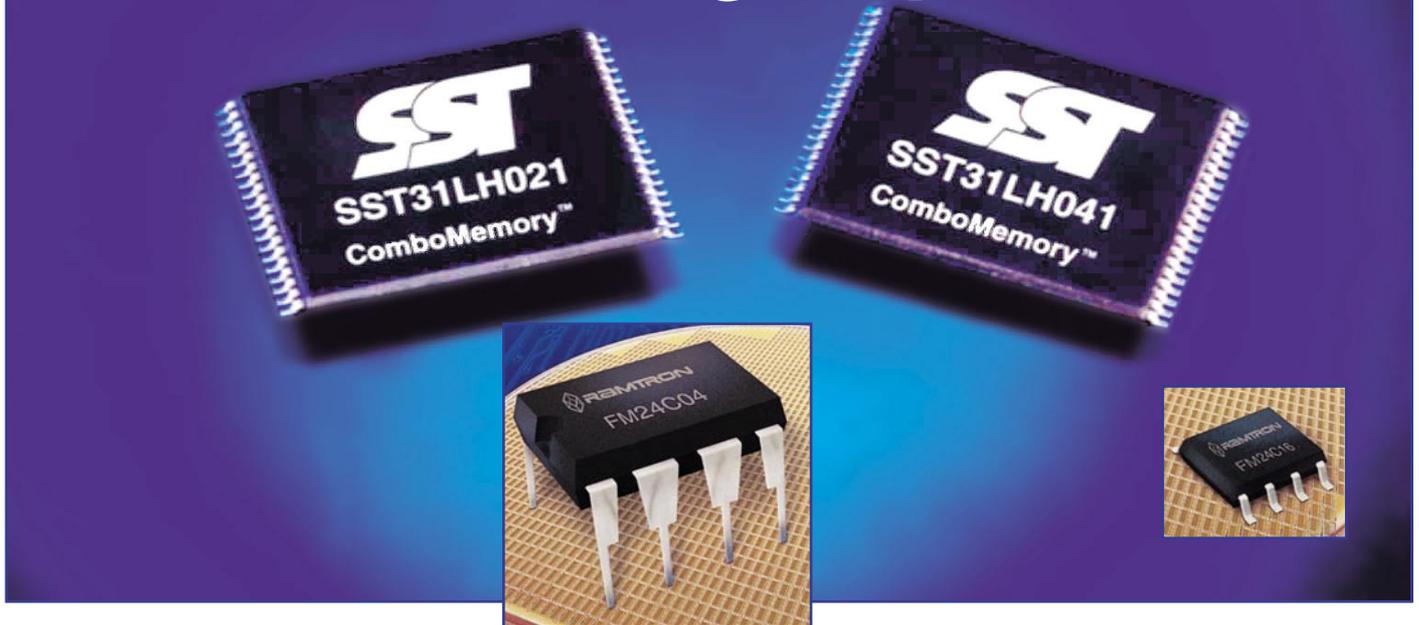


Chips mit Gedächtnis - Nichtflüchtige Speicher



Nicht nur in Computern arbeiten die kleinen unauffälligen Chips, auch in unendlich vielen Elektronikgeräten findet man Speicherbausteine unterschiedlichster Technologie. Von allen erwartet man Schnelligkeit, ein langes Leben, unzählige Schreib- und Lesezyklen und hohe Speicherkapazität. Zunehmend kommt dazu die Forderung, einmal eingeschriebene Daten auch ohne Zuführung einer Betriebsspannung speichern zu können - nichtflüchtige Speicher nehmen eine immer größere Anwendungsbreite ein.

Keiner kann alles

Alle bisher massenhaft eingesetzten Halbleiter-Speichertechnologien sind auf ein relativ spezialisiertes Gebiet zugeschnitten, das sie für eine zugeordnete Aufgabe prädestiniert.

Da sind zunächst die Festwertspeicher, die eine elektrisch oder maskenprogrammiert eingeschriebene Information dauerhaft oder optisch/elektrisch löscherbar und wiederbeschreibbar speichern - die ROMs, PROMs, EPROMs, EEPROMs. Der Namensstamm ROM = Read Only Memory sagt es, es handelt sich um ausschließlich lesbare Speicher, die nicht oder nur mit speziellen Mitteln (Programmiergerät) beschreibbar sind. Ihr Hauptnachteil liegt vor allem in der sehr langsamen Beschreibbarkeit. Der ROM ist überall da anzutreffen, wo es auf die längere Speicherhaltung von Programmen und Daten ankommt, vom Computer-BIOS über den Programmspei-

cher des Satellitenempfängers bis zur Memory Card für den Digitalfotoapparat.

ROMs sind vom Hersteller maskenprogrammiert, d. h., hier ist die Information in der Halbleiterstruktur fest abgelegt, sie ist also weder elektrisch oder optisch löscherbar.

PROMs sind ebenfalls nur einmal programmierbar, entweder durch das Zerstören sog. „Fuses“ oder durch das Aufbringen einer elektrischen Ladung in das „floating gate“ des die Speicherzelle bildenden MOS-FETs. Dabei wird die Information ähnlich wie in einem Kondensator auf einem „vergrabenen“ Gate des FETs in Form einer elektrischen Ladung erhalten.

Beim EPROM nutzt man zunächst ebenfalls die elektrische Programmierbarkeit, also das Einschreiben in das „floating gate“ der Speicherzelle. Hinzu kommt aber hier die erste Möglichkeit, die Information auch wieder löschen und den Speicher anschließend neu beschreiben zu können. Dies erfolgt durch Ausnutzen einer typischen

Eigenschaft von Halbleitern - sie reagieren auf den Einfall bestimmter Lichtwellenlängen mit Ladungsverschieben - was hier nichts anderes als Ladungsverlust des „floating gate“ bedeutet. Deshalb tragen diese Speicher ein Quarzglasfenster, durch das hindurch der Chip zum Löschen mit UV-Licht bestrahlt wird. Dieser Löscherprozess dauert jedoch sehr lange (mehrere Minuten) und erfordert den Ausbau des Speichers aus dem Gerät und das Vorhandensein eines speziellen Löschergerätes. Zum Wiederprogrammieren ist ebenfalls ein spezielles Gerät erforderlich, weshalb EPROMs für eine einfach handhabbare Programmierung im Gerät selbst, zumal durch Nicht-Elektroniker, ausscheiden. Sie werden überwiegend in der Massen- und Kleinserienproduktion für das Speichern fertiger Programme eingesetzt, wo man sich die Option des späteren Umprogrammierens offenhalten will bzw. relativ geringe Stückzahlen einsetzt. Denn das Erstellen einer Maske für ROMs ist relativ

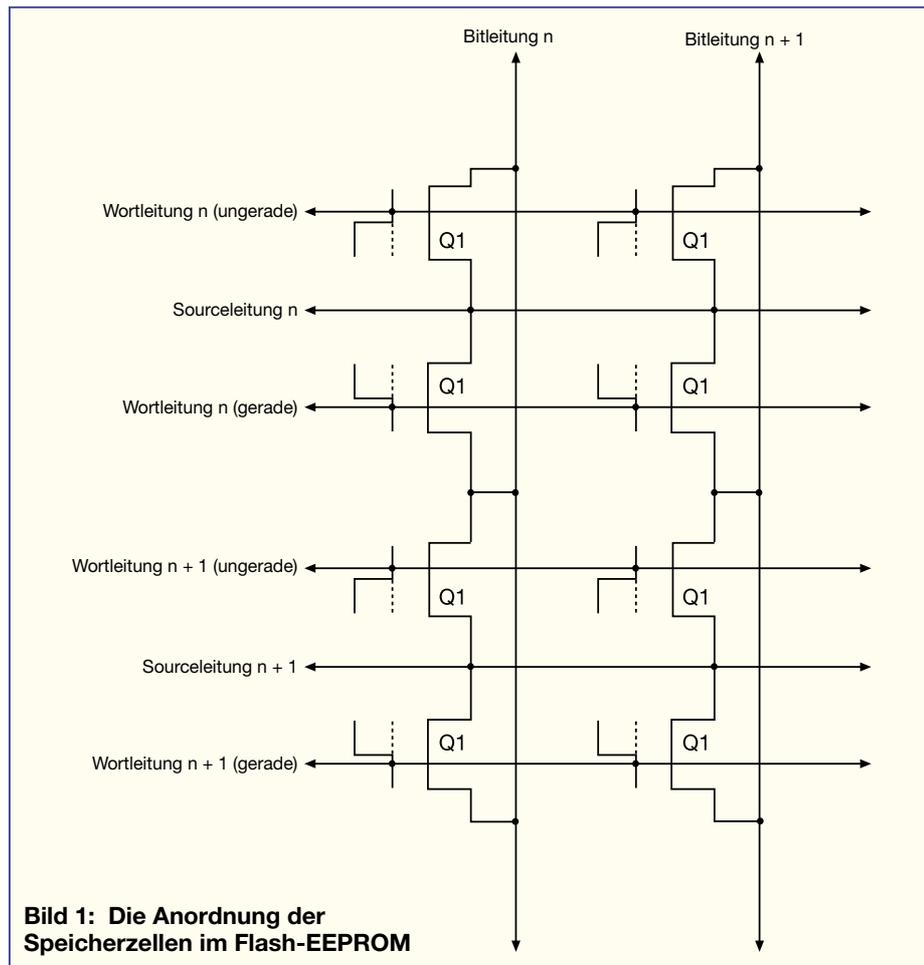


Bild 1: Die Anordnung der Speicherzellen im Flash-EEPROM

teuer und lohnt sich nur bei hohen Stückzahlen.

EEPROMs

Den Nachteilen der umständlichen Handhabung des EPROMs begegnet man beim EEPROM durch die Möglichkeit, die Speicherzelle ganz einfach elektrisch beschreiben und löschen zu können. Dies erfolgt entweder durch eine überhöhte Programmierspannung, bei neueren Chips aber auch ganz ohne eine spezielle Programmierspannung. Dem gegenüber steht der Nachteil, dass die Programmierzeit relativ lang und die Anzahl der Programmierzyklen begrenzt ist.

EEPROMs gibt es in vielfältiger Form, sowohl als separaten Speicher als auch als „embedded memory“ in Microcontrollern.

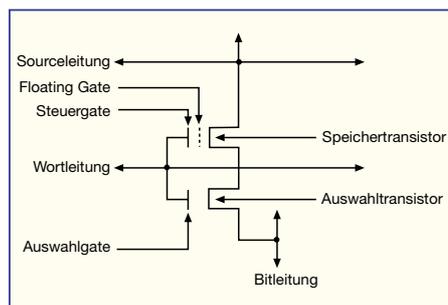


Bild 2: Eine Flash-EEPROM-Zelle im Detail

So begegnen wir sehr häufig den seriellen EEPROMs (seriell kennzeichnet die Art des Schreibens/Lesens der Daten über eine serielle Leitung im Gegensatz zum byteweisen Schreiben/Lesen bei anderen Speichern), die zum Speichern von Bedienerdaten, Konfigurationen, Parametern, Einstellungen usw. dienen (Abbildung 3).

Flash-EPROMs

Eine höchst aktuelle Form des elektrisch programmierbaren ROMs ist der Flash-Speicher. Er ist funktionell mit dem EEPROM vergleichbar, hier erfolgt das Beschreiben und Löschen jedoch im Gegensatz zum EEPROM (das byteweise gelöscht/beschrieben wird) sektorweise, ähnlich einer Festplatte. Es werden also immer Datenblöcke von 64/128/256/1024... Byte zugleich beschrieben oder gelöscht, genau wie bei einer Festplatte. Abbildung 1 verdeutlicht dies anhand der Zellenarchitektur, Abbildung 2 zeigt den Aufbau einer Speicherzelle. Das Auslesen ist hingegen byteweise möglich. Das Programmieren des Flash-Speichers benötigt sehr viel Zeit, da der Baustein intern jedes Mal einen Löschvorgang ausführt. Auch hier ist die Anzahl der Programmiervorgänge begrenzt und dazu kommt eine aufwändigere Programmierung als beim EEPROM. So muss man zwingend ein bestimmtes Zeitregime

einhalten, um tatsächlich alle Informationen sicher abspeichern zu können. Das heißt z. B., dass die mit solchem Speicher bestückte Digitalkamera nicht während des relativ langsamen Speichervorgangs „abstürzen“ (z. B. Batterie leer) darf, sonst ist zumindest ein Teil des Bildes defekt.

Der Vorteil dieser Speicherart liegt in der erreichbaren Speichergröße durch die einfache und platzsparende Anordnung der Speicherzellen, so dass der bevorzugte Einsatzbereich Applikationen sind, die viel Speicherplatz erfordern, so etwa Digitalkameras, Daten- und Voice-Recorder, MP3-Player, PDAs usw. Die Daten bleiben hier ohne Stromzufuhr bis zu 10 Jahren erhalten.

Wir begegnen dem Flash-Memory meist in Form einer kleinen Speicherkarte im PCMCIA-, Compact Flash oder SSFDC-Format (SSFDC - Solid State Floppy Disc Card). Besonders letztere Bezeichnung weist auf den Verwendungszweck hin - man ersetzt damit Massenspeichermedien wie die Floppy Disc oder Festplatten kleinerer Kapazität. Vergleicht man eine solche Karte etwa mit einem üblichen RAM-„Riegel“ eines PCs, wird die erreichte Integrationsdichte der Flash-Technologie augenscheinlich klar.

Nicht zu vergessen, dass die kompakten Flash-Karten auch noch eine Auswahl- bzw. Umsetzungslogik enthalten, die die unterschiedlich mögliche Adressierung der Speicher vornimmt. Während die linearen Flash-Speicher einen linearen Adressraum enthalten, der ein direktes Ansprechen jeder Adresse im Speicher erlaubt, findet bei den so genannten ATA-Speichern eine Adressumsetzung statt.

Letztere sind daher etwa so einfach wie eine Festplatte ansprechbar. Daher werden sie vom Computer auch als solche erkannt und entsprechend gemountet, beschreiben und gelesen.

2 in 1 - Combo Memory

Für bestimmte Anwendungen, z. B. Mobiltelefone, GPS-Geräte oder Set-Top-Boxen wäre eine Kombination aus einem Daten- und Programmcodespeicher auf einem Chip nützlich. Dies spart Strom und erleichtert dem Programmierer die Arbeit, da er quasi in einem Zuge verschiedene Speicherpartitionen ansprechen kann.

Die Firma Silicon Storage Technology (SST) hat einen solchen, so genannten Combo-Speicher entwickelt. Die Speicherbänke dieses Chips lassen sich nahtlos in Daten- und Programmcodespeicher unterteilen, dabei weist jeder Speichersektor eine Größe von 4 Kbyte auf. Damit kann z. B. im SRAM gelesen und geschrieben werden, während gleichzeitig der Flash-Speicher gelöscht und programmiert wird.

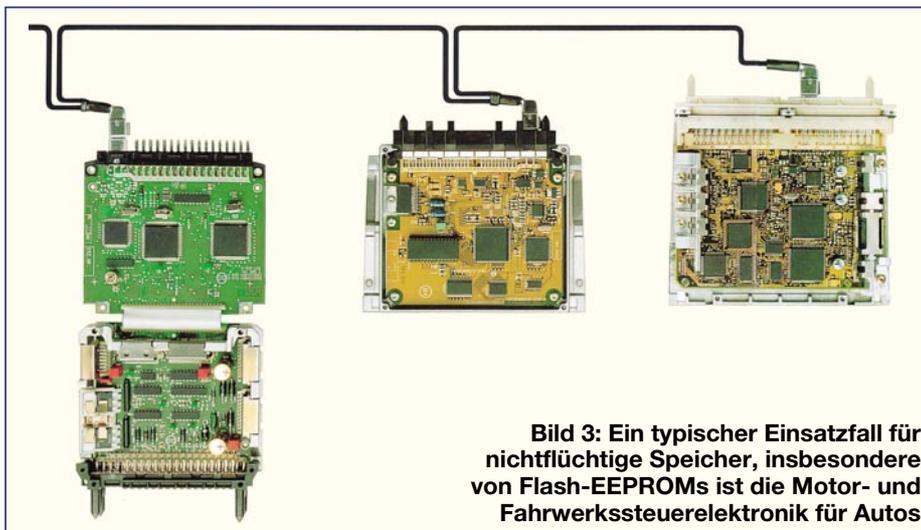


Bild 3: Ein typischer Einsatzfall für nichtflüchtige Speicher, insbesondere von Flash-EEPROMs ist die Motor- und Fahrwerkssterelektronik für Autos

Der Speicher benötigt im Stand-by-Modus nur 700 μA und weist Zugriffszeiten von 70 ns (Flash) und 25 ns (SRAM) auf. Stand der Technik im Frühjahr 2000 ist die Kombination 8 MBit Flash und 2 MBit SRAM.

Detaillierte Informationen zu diesem Speicher finden Sie unter www.sst.com.

Flüchtige und halbflüchtige - die RAMs

Dem ROM gegenüber stehen die Schreib-/Lesespeicher, die RAMs. Diese werden in statische (SRAM) und dynamische (DRAM) Speicher unterteilt. Der SRAM weist neben der sehr schnellen Zugriffszeit den Vorteil auf, seine eingeschriebene Information zu behalten, so lange er wenigstens von einer Stand-by-Spannung versorgt wird. Er arbeitet auf der Grundlage von Flipflops, was allerdings die Integrationsdichte beschränkt. Zur Aufrechterhaltung der Standby-Spannung genügen aufgrund der sehr geringen Stromaufnahme schon kleine Knopfzellen oder Gold Caps - die technische Handhabung ist also sehr einfach. Der Nachteil liegt im Totalverlust der Information bei Stromausfall, wenn keine Pufferung vorgesehen ist. Außerdem muss der Speicher bei einem Systemcrash rechtzeitig gesperrt werden, um definierte Informationen behalten zu können.

Der DRAM hingegen erfordert ein ständiges Auffrischen des Ladungsinhalts seiner Speicherkondensatoren in der Speicherzelle nach einem streng festgelegten Algorithmus. Denn beim Auslesen einer Zelle geht die dort abgelegte Information erst einmal verloren (destruktives Auslesen) und muss zum Datenerhalt unmittelbar darauf zurückgeschrieben werden. Das benötigt Zeit und bedingt, dass die Zugriffszeiten nicht so gering sind wie beim SRAM. Aufgrund der Eintransistor-Speicherzelle ist der Flächenbedarf der Zelle sehr gering, daraus folgt eine deutlich hö-

here Integrationsdichte als beim SRAM, was u. a. auch zum geringeren Preis führt.

Der SRAM hat seine Domäne als sehr schneller (und teurer) Cache-Speicher in Computeranwendungen und als problemlos zu handhabender Speicher etwa bei tragbaren Anwendungen mit geringem Speicherbedarf. Als batteriegestütztes SRAM findet der Speicher seine Anwendung z. B. als so genannter CMOS-RAM im PC.

Der DRAM hingegen hat sich aufgrund der hohen Integrationsdichte und des geringen Preises als Arbeitsspeicher in Computern durchgesetzt. Er benötigt allerdings zum Datenerhalt ein ständig taktendes Refresh-System, eignet sich also nicht zur dauerhaften Datenspeicherung, wie wir als Computernutzer wissen - bleibt das taktende System einmal stehen, ist der Speicherinhalt verloren!

Doch zurück zu den nichtflüchtigen Speichern.

FRAM - der Alleskönner?

Während also die nichtflüchtigen Speichertypen wie EEPROMs, Flash-EEPROMs oder die batteriegepufferten SRAMs noch eine Reihe von Nachteilen wie die Wartezeit bei der Programmierung, die begrenzte Anzahl von Programmierungen und die erwähnten Risiken bei plötzlichem Strom- oder Systemausfall aufweisen, eliminiert eine neue Speicher-Generation einen großen Teil dieser Nachteile - das FRAM.

FRAM bedeutet „Ferroelectric Random Access Memory“ und beschreibt gleich das Wirkungsprinzip dieses Speichers, auf das wir noch näher eingehen.

Gegenüber herkömmlichen Speicherbausteinen weisen FRAM eine ganze Reihe von Vorteilen auf. Sie benötigen für den Datenerhalt keine Stromversorgung, keine komplizier-

ten Taktregimes für das Auffrischen der Informationen, halten die Informationen über mehr als 10 Jahre auch bei stärkeren Temperaturschwankungen aufrecht, sind kompatibel zu den gängigen EEPROMs und garantieren 10^{10} Schreib- und Lesezyklen.

Die Schreibzeit liegt mit ca. 100 ns etwa im Bereich der Standard SRAMs und damit etwa 100.000fach unter der herkömmlicher EEPROMs (ca. 10 ms). Sie sind sowohl mit byte-weitem Interface als auch mit serieller I²C-Schnittstelle verfügbar und weisen eine Speicherdichte bis zu 1 MBit auf.

An einer solchen Vielzahl von positiven Eigenschaften ersieht man bereits die universelle Einsatzmöglichkeit dieses noch relativ neuen Speicherchips.

Der derzeitige Haupteinsatzbereich wird noch vor allem im Ersatz der seriellen EEPROMs, Flash-EEPROMs und gepufferten SRAMs gesehen, da die Anzahl der Schreib- und Lesezyklen auf 10^{12} bis 10^{15} begrenzt ist.

Insbesondere der batteriegestützte SRAM-Ersatz spielt bei den bisherigen Anwendungen eine große Rolle, etwa in der Automobilelektronik oder jeglicher tragbarer Elektronik.

Die Geschichte des FRAM ist bereits relativ lang. Schon in den 50er Jahren dachte man bei IBM und AT&T darüber nach, in der Folge widmete sich vor allem die amerikanische Firma Ramtron der Weiterentwicklung der Technologie und brachte nach ersten Mustern (1987) 1994 die ersten 64 kBit-Chips auf den Markt. Inzwischen ist die als Pionier auf diesem Gebiet geltende Firma zahlreiche Kooperationen mit namhaften Halbleiter-Massenherstellern eingegangen - jüngster Spross dieser Kooperation ist das von Samsung vorgestellte 4 MBit-FRAM.

Bei einigen Entwicklungen dieser Speichertechnologie erkennt man auch deutlich eine weitere Zielrichtung: Embedded Memory. Die Kombination von leistungsfähigem 8-Bit-CMOS-Prozessor und FRAM

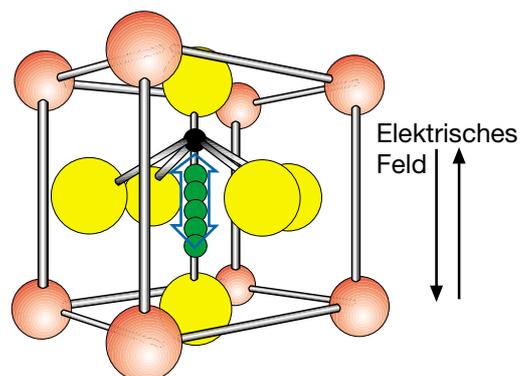


Bild 4: Die Atombewegung im Perovskit

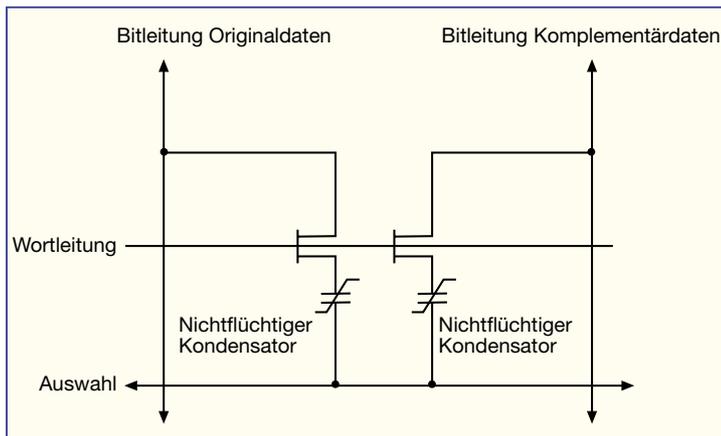


Bild 5: Der Aufbau der FRAM-Zelle

eröffnet ein weites Anwendungsfeld auf dem Gebiet der Highpower-Chipkarten, die damit noch universeller und komplexer einsetzbar werden.

Ferroelektrisch?

Ferroelektrische (nicht mit ferromagnetisch zu verwechseln!) Materialien sind durch ein angelegtes elektrisches Feld polarisierbar.

Beim Beschreiben einer Zelle wird ein bewegliches Atom durch Anlegen des elektrischen Feldes in einen bestimmten stabilen Zustand gebracht, der nach Abschalten des Feldes (keine Spannung) erhalten bleibt.

Legt man das Feld erneut an, wird das bewegliche Atom in eine definierte Position gebracht. Es erfolgt nun eine Detektierung, ob das Atom jetzt bewegt wurde oder nicht (entweder wurde es durch das erneute Anlegen des Feldes in diese Position gebracht oder es befand sich schon zuvor dort). Abbildung 4 illustriert den beschriebenen Vorgang. Damit ist diese Art des Auslesens der Speicherzelle destruktiv und erfordert ähnlich dem DRAM ein erneutes Beschreiben der Zelle, um den alten Zustand wieder herzustellen. Dies bedeutet natürlich ebenfalls einen gewissen Zeitaufwand, weshalb die sehr schnellen Zugriffszeiten der SRAMs derzeit noch nicht erreichbar sind.

Da die Energieunterschiede beim Auslesen der Zelle sehr gering sind und durch die Materialstruktur von Zelle zu Zelle variieren, ist die Bildung einer Referenz zu jeder Zelle notwendig. Deshalb besteht jedes Speicherbit aus zwei Zellen (Abbildung 5), die das Bit komplementär enthalten. Das heißt, beim Auslesen wird stets ein Atom zurückgesetzt und eines nicht. Durch Vergleich der beiden Signale der Zellen ist es somit einfach, zu erkennen, welchen Zustand die Zellen aufwiesen.

Das Ganze hört sich kompliziert an, ist auch entsprechend kompliziert herzustellen. Auf einen üblichen Halbleiter-Wafer wird eine hauchdünne ferroelektrische

Schicht aufgebracht, die quasi den Kondensator der sonst üblichen FET-Speicherzelle bildet.

Diese Schicht besteht aus einem so genannten Perovskit, z. B. Blei-Zirkonium Titanat (PZT) oder Bariumtitanat (BaTiO_3).

Es ersetzt den herkömmlichen Gate-Isolator des

FETs. Der Speicher- bzw. Löscheffekt wird durch Polarisationsänderungen in der ferroelektrischen Schicht entlang einer Hysteresekurve realisiert (Abbildung 6), die beim Schreib-/Löschvorgang durchlaufen wird. Durch physikalische Wechselwirkungen der Polarisationsladungen mit den Komponenten der Speicherzelle kommt es dabei jedoch zu so genannten Ermüdungerscheinungen, die nach einer bestimmten Anzahl von Schreib- und Lese-/Löschvor-

tätskonstanten des isolierenden Materials zwischen den Platten des Kondensators der Speicherzelle, also im Prinzip auch wieder eine Ladung speichern.

Um dem oben genannten Ermüdungseffekt zu begegnen, forscht man an neuen Trägermaterialien, z. B. keramischen.

Aus dem Versuchsstadium sind die FRAMs jedoch längst heraus. Der derzeit populärste Baustein von Ramtron ist der FM 1608, ein paralleles FRAM mit $8 \text{ k} \times 8$ -Parallelstruktur, das pinkompatibel zu den entsprechenden EEPROMs und SRAMs ist. Die maximale Stromaufnahme des Bausteins liegt im aktiven Zustand bei 15 mA, im Stand-by-Modus bei $20 \mu\text{A}$. Die Zugriffszeit beträgt 120 ns.

Es kann kostengünstig eine Reihe von herkömmlichen, batteriegestützten SRAM wie den DS 1225 von Dallas, die Reihe M48Z08/18/58 von ST und den BQ4010 von Benchmarq ebenso ersetzen wie zahlreiche EEPROMs (AT28C64 von Atmel, M28C64 von ST, X28(H)C64 von Xior, 28C74 von Microchip).

Der FM 24C16 von Ramtron ist hingegen als serieller Baustein ausgeführt und kann alle pin- und funktionskompatiblen

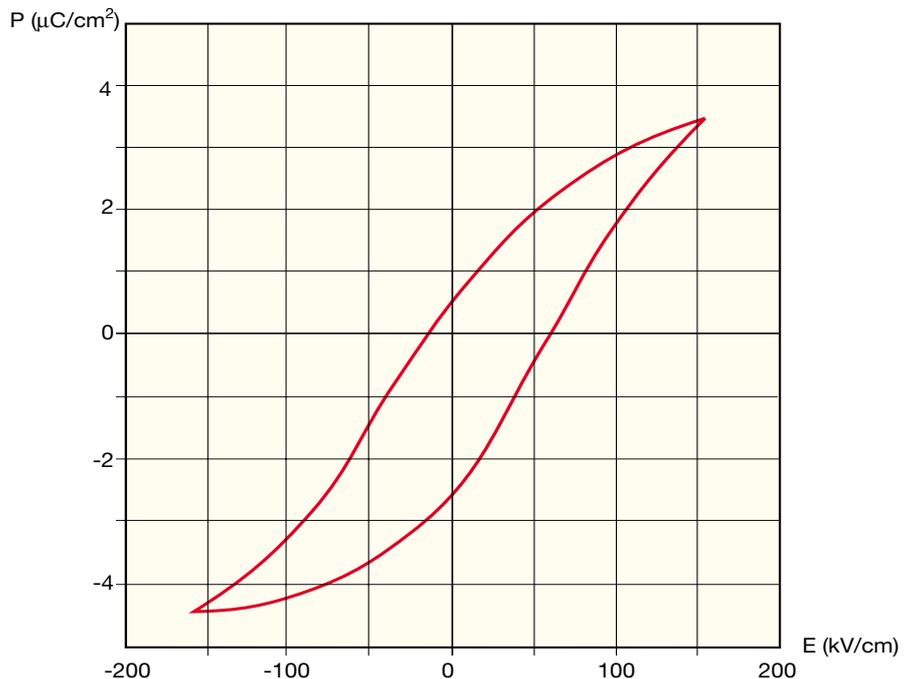


Bild 6: Die typische Hystereseschleife, die das Verhalten des Perovskits im elektrischen Feld darstellt

gängen eine weitere eindeutige Polarisierung des Materials schleichend verhindern, bis hin zum Totalausfall des Effekts. Deshalb liegt die maximal mögliche Anzahl von Schreib-Lese-Zyklen heute bei erreichbaren 10^{12} bis 10^{15} , was den Ersatz des DRAMs durch den FRAM noch weitgehend verhindert. Es gibt auch schon ferroelektrische DRAMs, die nicht die Hystereseeigenschaften des ferroelektrischen Materials ausnutzen, sondern die Dielektrizi-

seriellen EEPROMs ersetzen. Hier kann er vor allem seine Stärke des schnellen Zugriffs, insbesondere der geringen Schreibzeit, sowie der gegenüber EEPROMs wesentlich geringeren Schreibspannung von nur 0,8 bis 5 V ausspielen.

Anwender finden detaillierte Informationen über die Produktionspalette sowie Datenblätter der einzelnen Chips auf den Internetseiten von Ramtron:

www.ramtron.com.

