



Digital-Sinusgenerator

Wie über einen großen Frequenzbereich ein Sinussignal digital erzeugt werden kann, beschreibt der vorliegende Artikel.

Allgemeines

Diese kleine Schaltung demonstriert eindrucksvoll, wie mit einfachen Mitteln und geringem Aufwand aus einem digitalen Signal eine Sinusspannung erzeugt werden kann.

Als Eingangssignal dient ein Takt mit der 16fachen Frequenz (max. 1,6 MHz) des späteren sinusförmigen Ausgangssignals, das somit einen Bereich von 0 bis 100 kHz überstreicht.

Das Ausgangssignal setzt sich dabei aus 16 verschiedenen Spannungsstufen zusammen, zur Nachbildung eines annähernd sinusförmigen Spannungsverlaufes. Sofern eine feste Ausgangsfrequenz gewünscht wird, kann durch Einfügen eines Tiefpasses (im Layout vorgesehen) der Klirrfaktor auf unter 1 % gesenkt werden. Ein beson-

Technische Daten

Spannungsversorgung: 5 V - 15 V
 Stromaufnahme (bei 12V): 5 mA
 Eingangsfrequenz max.: 1,6 MHz
 Ausgangsfrequenz: 0 - 100 kHz
 (f_{Eingang}/16)
 Abmessungen: 40mm x 56mm

derer Vorteil dieser Technik liegt in der starren Frequenzverkopplung zwischen Eingangs- und Ausgangsfrequenz, so daß sich bei Ansteuerung durch einen Quarzoszillator ein nahezu jitterfreies, stabiles Ausgangssignal ergibt.

Schaltung

Die Schaltung des Digital-Sinusgenerators ist in Abbildung 1 dargestellt.

Die Versorgungsspannung (5 V bis 15 V) wird über die beiden Kontakte ST 1(+) und ST 2(-) zugeführt. Das externe Clock-Signal gelangt von ST 3 über R 1 und den Inverter IC 2 A auf den Clock-Eingang (Pin 3) des Schieberegisters IC 1. Der Inverter IC 2 A besitzt Schmitt-Trigger-Eingänge und sorgt für eine saubere Signalform.

Bei jeder positiven Flanke des Clock-Signals werden die am Eingang Pin 2 (IC 1) befindlichen Daten in die erste Stufe des 8stufigen Schieberegisters IC 1 übernommen. Alle Daten, die sich momentan im Register befinden, werden um eine Stelle weitergeschoben.

Der Daten-Eingang ist über den Inverter IC 2 B mit dem Ausgang der 8. Stufe (Q_H) verbunden. Solange dieser Ausgang Low-Pegel führt, wird bei jedem Clock-Signal eine „1“ in die erste Stufe geschrieben.

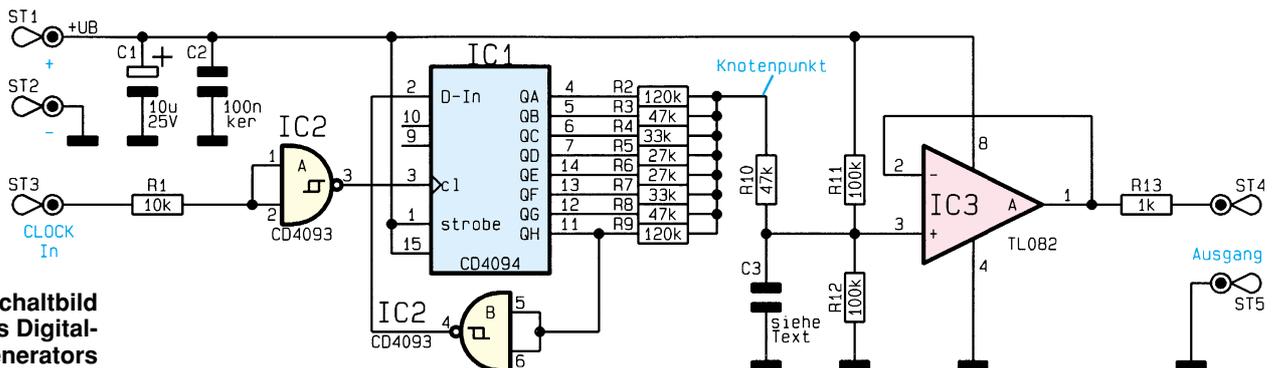


Bild 1: Schaltbild des Digital-Sinusgenerators

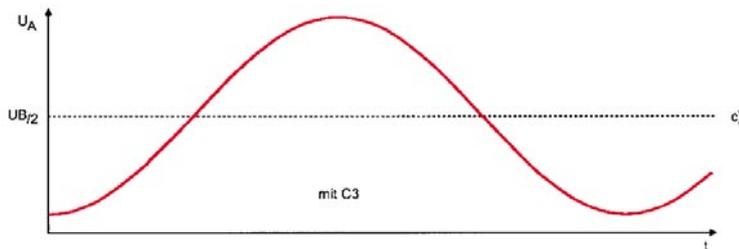
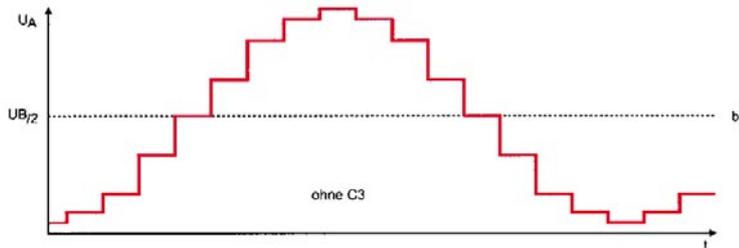
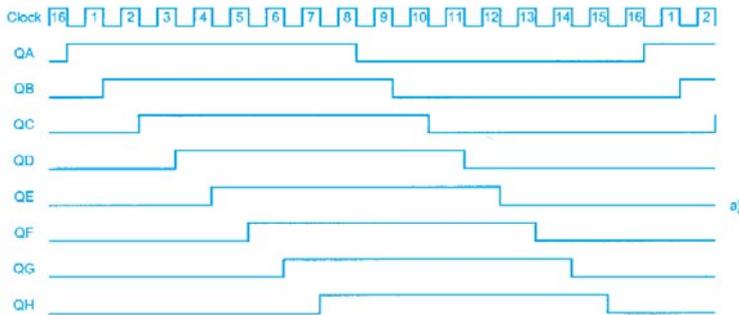


Bild 2: Signalverläufe in der Schaltung

Daraus ergeben sich 16 verschiedene Ausgangszustände, die in Abbildung 2a dargestellt sind.

Von jedem Ausgang Q_A bis Q_H führt ein Widerstand (R 2 bis R 9) zu einem „Knotenpunkt“. Durch entsprechende Dimensionierung dieser Widerstände wird an diesem Punkt eine Treppenspannung erzeugt (Abbildung 2b), die aus 16 verschiedenen Spannungsstufen besteht. Die Frequenz dieser Signalspannung ist um den Faktor 16 kleiner als die Clock-Frequenz und hat im Mittel einen sinusförmigen Verlauf.

Über R 10 gelangt das Signal auf den nicht-invertierenden Eingang des Spannungsfolgers IC 3, der als Impedanzwandler (Puffer) arbeitet. Mit R 11 und R 12 wird der Offset von IC 3 auf $U_{B/2}$ angehoben. Am Ausgang ST 4 und ST 5 steht dann die Signalspannung zur Verfügung.

Der Kondensator C 3 kann optional bestückt werden und bildet mit R 10 einen Tiefpaß. Hierdurch wird eine Glättung des Signalverlaufs vorgenommen, da die Clock-Frequenz herausgefiltert wird. Allerdings ist der Wert für C 3 je nach Frequenzbereich anzupassen. In Tabelle 1 sind einige Grundwerte angegeben. Die Abbildungen 2b und 2c zeigen den Ausgangsspannungsverlauf mit und ohne C 3.

Tabelle 1

| Frequenz | Wert für C3 |
|-----------|-------------|
| 10 Hz | 1 μ F |
| 100 Hz | 100 nF |
| 1000 Hz | 10 nF |
| 10000 Hz | 1 nF |
| 100000 Hz | 100 pF |

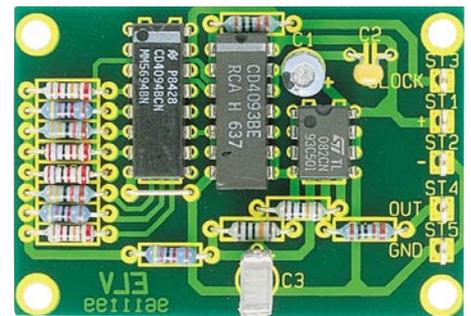
Nachbau

Für den Nachbau dieser kleinen Schaltung steht eine 40 mm x 56 mm messende Platine zur Verfügung.

Zunächst werden anhand des Bestückungsplans und der Stückliste die Widerstände bestückt. Diese sind dem Rastermaß entsprechend abzuwinkeln und dann in die dafür vorgesehenen Bohrungen zu stecken. Nach dem Verlöten auf der Platinenunterseite werden die überstehenden Drahtenden mit einem Seitenschneider abgesechnitten.

In gleicher Weise sind auch die restlichen Bauteile zu bestücken. Bei den Elkos und den ICs muß natürlich auf die richtige Polung bzw. Einbaulage geachtet werden, die dem Platinenaufdruck zu entnehmen ist.

Sind alle Bauteile sowie die 5 Lötstifte bestückt, kann die Schaltung mit Span-



Fertig bestückte Leiterplatte des Digital-Sinusgenerators

Stückliste: Digital-Sinusgenerator

Widerstände:

| | |
|---------------------|-------------|
| 1k Ω | R13 |
| 10k Ω | R1 |
| 12k Ω | R5, R6 |
| 33k Ω | R4, R7 |
| 47k Ω | R3, R8, R10 |
| 100k Ω | R11, R12 |
| 120k Ω | R2, R9 |

Kondensatoren:

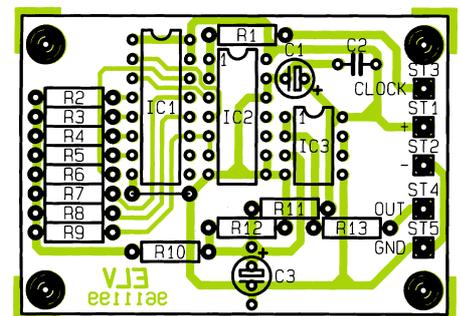
| | |
|-------------------------|----|
| 100nF/ker | C2 |
| 10 μ F/25V | C1 |
| (siehe Tabelle 1) | C3 |

Halbleiter:

| | |
|--------------|-----|
| CD4094 | IC1 |
| CD4093 | IC2 |
| TL082 | IC3 |

Sonstiges:

5 Lötstifte mit Lötöse
5cm Schaltdraht, blank, versilbert



Bestückungsplan des Digital-Sinusgenerators

nung versorgt und in Betrieb genommen werden. Zu beachten ist, daß der Spannungshub des Clock-Signals mit der Betriebsspannung identisch sein muß. Besitzt das Clock-Signal z. B. TTL-Pegel, so muß die Betriebsspannung 5 V betragen. **ELV**