

9 - 16-Bit-AD-DA-Wandler ADA 16-2

Eine programmierbare Auflösung von 9 bis 16 Bit bei der AD-Wandlung sowie einen 12-Bit-DA-Wandler bei 8 Eingangsspannungen und 8 Ausgangskanälen bietet die hier vorgestellte PC-Einsteckkarte.

Allgemeines

Bereits 1989 stellten wir Ihnen im „ELV-journal“ 3/89 die inzwischen vieltausendfach bewährte Wandlerkarte ADA 16 vor. Bei der neuen in diesem Artikel beschriebenen Einsteckkarte handelt es sich um eine überarbeitete Version mit CE-Zeichen, die sich durch besondere Störsicherheit und Stabilität auch bei sehr kleinen Meßspannungen auszeichnet.

Der ADA 16-2-Wandler ist mit einem hochauflösenden 16-Bit-Analog/Digital-Wandler bestückt, der eine maximale Genauigkeit von 0,05 % ermöglicht bei einer Wandlungsrate von 4 Messungen pro Sekunde. Durch eine Programmiermöglich-

keit kann die Auflösung bis auf 9 Bit (+ Vorzeichen = 10 Bit) herabgesetzt werden, bei einer Wandlungsrate von ca. 500 Messungen pro Sekunde. Darüber hinaus ist dem AD-Wandler ein 8-Kanal-Multiplexer vorgeschaltet, so daß insgesamt bis zu 8 Eingangsspannungen abgefragt werden können.

Zur Ausgabe besitzt der ADA 16-2 einen Digital/Analog-Wandler mit einer Auflösung von 12 Bit und einer Genauigkeit von 0,025 %, der durch eine Sample-and-Hold-Schaltung erweitert wurde. Somit können insgesamt 8 Eingangsspannungen abgefragt sowie 8 Ausgangsspannungen zu Steuerzwecken ausgegeben werden. Die Spannungshübe liegen jeweils im Bereich von -2 V bis +2 V.



Blockschaltbild

Die Schaltung der ADA 16-2 besteht, wie aus dem Blockschaltbild (Abbildung 1) ersichtlich ist, aus 3 Funktionsbereichen:

1. Adreßdecoder und Datenpuffer
2. Analog/Digital-Wandler mit vorgeschaltetem Multiplexer
3. Digital/Analog-Wandler mit nachgeschaltetem Multiplexer/Puffer

Der I/O-Adreßdecoder decodiert 4 aufeinanderfolgende I/O Adressen zur Ansteuerung der verschiedenen Bausteine der Interfacekarte. Außerdem steuert dieser Decoder die Richtungsumschaltung für den Datenbus-Treiber, der die Datenleitungen des PCs mit den dazugehörigen Datenleitungen der AD- bzw. DA-Umsetzer verbindet.

Des weiteren enthält der ADA16-2 den eigentlichen Analog/Digital-Wandler mit der dazugehörigen Ablaufsteuerung und dem vorgeschalteten 8-Kanal-Analog-Multiplexer, der es ermöglicht, 8 verschiedene Eingangsspannungen abzufragen. In diesem Bereich ist zusätzlich eine Auflösungssteuerung angeordnet, die angibt, mit welcher Genauigkeit der AD-Wandler arbeiten soll. Je höher die Genauigkeit, desto weniger Messungen können pro Zeiteinheit durchgeführt werden. Bei einer 16-Bit-Auflösung beträgt die Wandlungszeit pro Meßwert ca. 260 ms, entsprechend einer Meßfolgefrequenz von 4 Messungen pro Sekunde. Bei einer Auflösung von 9 Bit können hingegen ca. 500 Messungen pro Sekunde durchgeführt werden. Die 8 Eingangskanäle werden über den Multiplexer nacheinander abgefragt und mit dem AD-Wandler ausgewertet.

Einen weiteren Bestandteil des ADA 16-2 bildet der 12-Bit-DA-Wandler mit einem Ausgangsspannungshub von +2 V bis -2 V. Diese Spannung wird über einen 8-Kanal-Multiplexer auf je einen Halte-kondensator mit nachgeschaltetem Impedanzwandler auf die 8 Ausgänge gegeben, die am 25poligen SUB-D-Stecker anliegen. Die Haltezeit der Kondensatoren wurde so ausgelegt, daß etwa alle 10ms der DA-Wandler jeden Ausgang mindestens einmal ansprechen muß, um die volle Genauigkeit zu erreichen.

Schaltung

In Abbildung 2 ist das Gesamtschaltbild des ADA 16-2 dargestellt. Die nachfolgende detaillierte technische Beschreibung ist in logisch zusammengehörende Teilbereiche strukturiert, wobei wir mit der Stromversorgung beginnen.

Stromversorgung

Im linken unteren Teil ist die Spannungsstabilisierung dargestellt, die aus den beiden Spannungen ± 12 V je eine stabilisierte ± 5 V-Spannung erzeugt. Die beiden Festspannungen werden lediglich für die Versorgung des Analogteils benötigt.

Adreßdecoder

Im oberen linken Teil des Schaltbildes befindet sich der Adreßdecoder, bestehend aus IC 1 bis IC 4. Dieser hat 2 Aufgaben. Zum einen müssen die 8 Datenleitungen gepuffert und zum anderen die 8-Bit-Latches und Datenbustreiber selektiert bzw. angesteuert werden. Die Datenpufferung übernimmt der bidirektionale Bustreiber IC 1 vom Typ 74LS245. Durch die I/O-Leseleitung IORD erfolgt die Datenrichtungsumschaltung. Freigegeben wird der Treiber durch den Adreßdecoder IC 4 vom Typ 74LS688.

Der ADA16-2 benötigt einen zusammenhängenden I/O-Adreßbereich von 4 Byte. Die Selektierung der einzelnen Adressen erfolgt mit A 0 und A 1, während A 2 bis A 9 auf den Vergleich IC 4 gelangen und zur Basisadressierung dienen, die sich mit den DIP-Schaltern 1 bis 8 einstellen läßt.

Spricht der Steuerprozessor die eingestellte Basisadresse an, so erscheint am Ausgang des 8-Bit-Vergleichers IC 4 (Pin 19) ein „L“-Pegel. In Abhängigkeit von A 0 und A 1 des PC-Busses wechselt dann einer der Ausgänge von IC 3 je nach Schreib- oder Lesezugriff auf „L“-Pegel.

Liegt ein Lesezugriff vor, wechselt einer der Ausgänge von IC 3 A auf „L“-Pegel, während bei einem Schreibzugriff, (d.h. die IOWR-Schreibleitung ist aktiviert) einer der Ausgänge des IC 3 B auf „L“-Pegel wechselt.

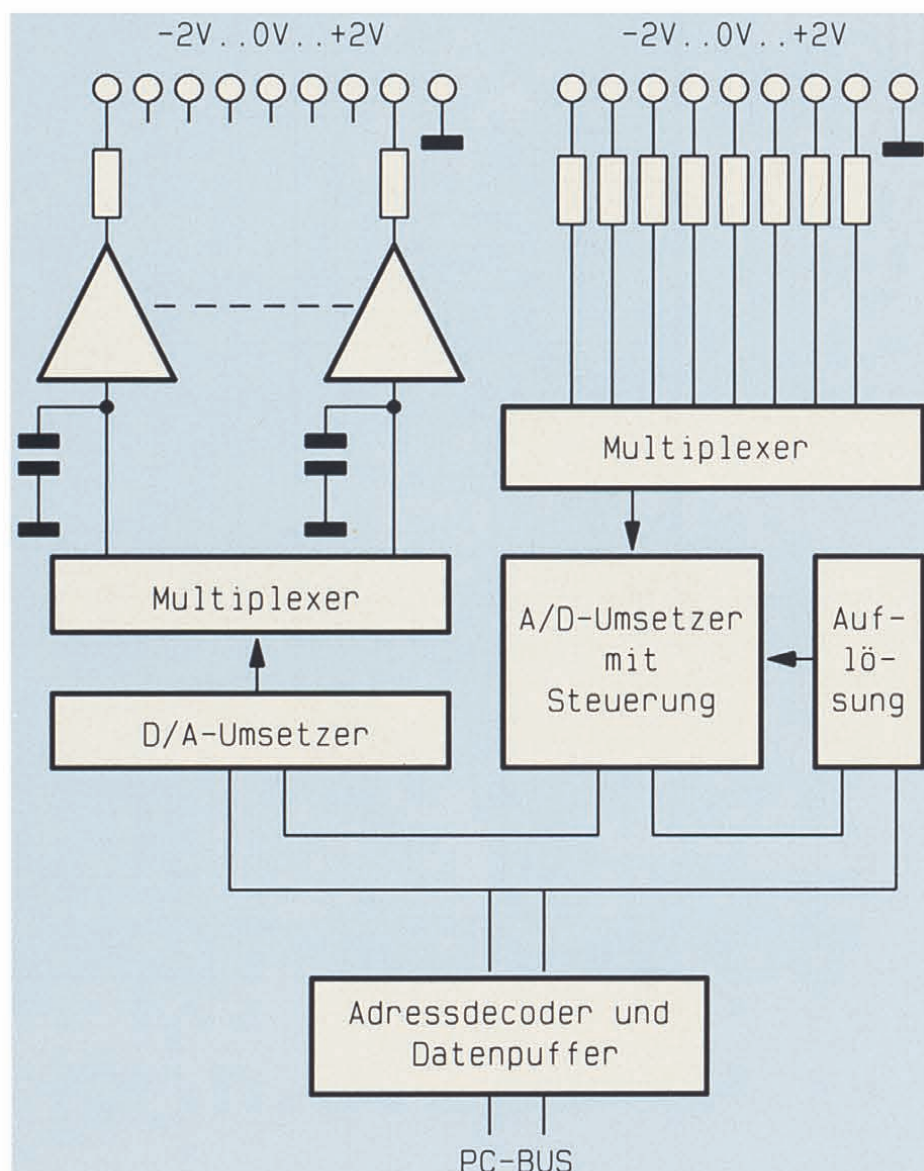
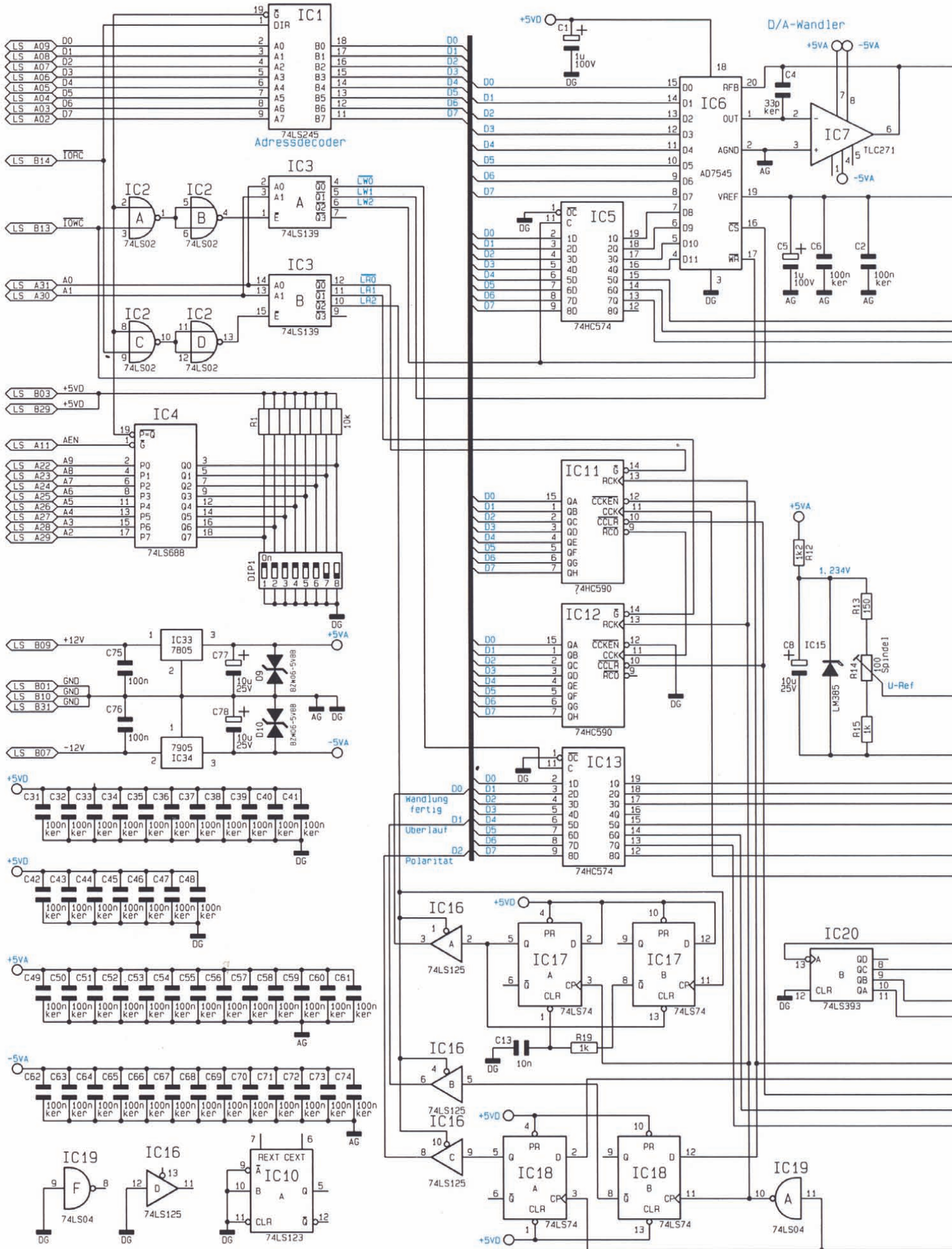


Bild 1: Blockschaltbild des ADA 16-2



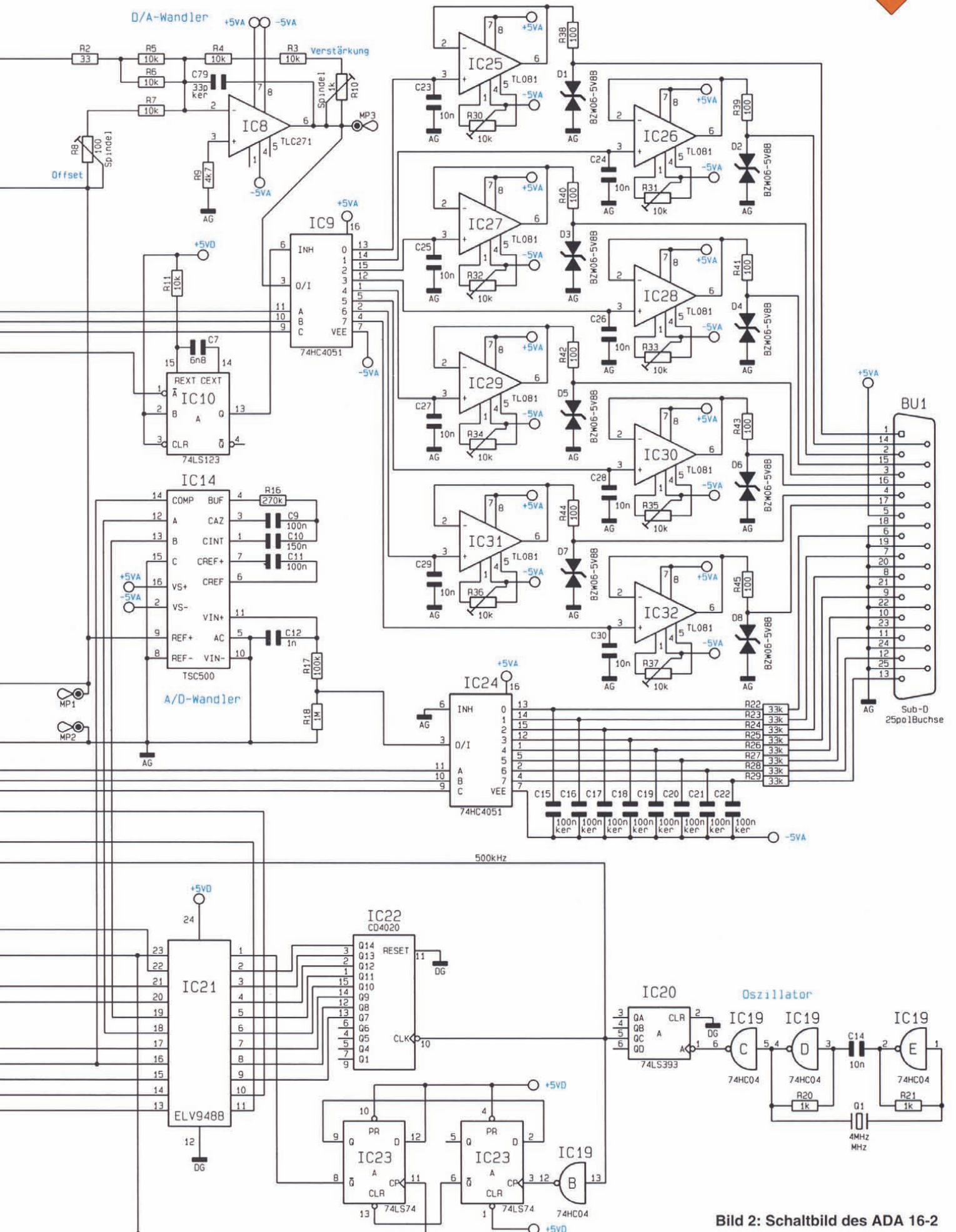


Bild 2: Schaltbild des ADA 16-2

Tabelle 1: I/O-Adreßzuordnung der A/D-D/A-Wandlertarte

Basis-adresse	schreibend		lesend (nur A/D-Wandler)
+0	D0..D2: D4..D6:	Selektierung des Analogeingangs Auflösung des TSC500	D0..D7: niederwertiges Nibble
+1	D0..D7:	LSB vom D/A-Wandler und Übernahme von D8..D11	D0..D7: höherwertiges Nibble
+2	D0..D3: D4..D6:	D8..D11 vom D/A-Wandler Selektierung des Analog- ausgangs	D0: Wandlung fertig D1: Überlauf D2: Polarität
+3	nicht benutzt		

DA-Wandler

Der Schaltungsteil des DA-Wandlers ist im oberen, rechten Teil des Schaltbildes abgebildet. Herzstück ist IC 6, ein 12-Bit-DA-Wandler vom Typ AD 7545. Da der PC nur einen 8-Bit-Datenbus besitzt, muß die 12-Bit-Information in 2 Teile zerlegt und nacheinander übertragen werden. Dabei ist es wichtig, daß zuerst die höherwertigen 4 Bit in den Zwischenspeicher IC 5 vom Typ 74LS374 zu schreiben sind.

Beim folgenden Schreiben der 8 niederwertigen Datenbits in den DA-Wandler werden auch die zuvor in den Zwischenspeicher (IC 5) geschriebenen, oberen 4 Datenbit gemeinsam in den DA-Wandler übernommen. Unmittelbar darauf beginnt der DA-Wandler mit der Umsetzung.

An Pin 19 benötigt der Wandler (IC 6) eine stabile Referenzspannung von ca. 1 V. Hierbei ist nicht der genaue Spannungswert wichtig, sondern nur die Stabilität dieser Spannung. Am Ausgang des nachgeschalteten Operationsverstärkers IC 7 des Typs TLC271 stellt sich eine Spannung von 0 V (digital 0) bis -1 V (digital 4095) ein. Die nachfolgende Verstärkerschaltung mit IC 8 des Typs TLC271 invertiert und verstärkt diese Ausgangsspannung auf -2 V (digital 0) bis +2 V (digital 4095). Eine Ausgangsspannung von 0 V an Pin 6 des IC 8 erreicht der DA-Wandler bei einer digitalen Information von 2048.

Der Offset der Verstärkerstufe IC 8 wird mit dem Trimmer R 8 und die Verstärkung mit R 3 eingestellt. Der Abgleich kann auch so erfolgen, daß der Endwert nicht +2,000 V, sondern +2,047 V (bzw. -2,048 V) beim digitalen Eingangswert von 4095 (bzw. 0) entspricht. Dies würde eine Vereinfachung in der softwaremäßigen Umrechnung für die Analogwerte bedeuten (ein digitaler Schritt entspricht einem analogen Meßwert von 1 mV).

Die Datenbits D 4 bis D 6 von IC 5 dienen zur Ansteuerung des Multiplexers IC 9 vom Typ 74HC4051. Dieser schaltet jeweils die von IC 8 kommende Analogspannung auf einen der 8 Ausgänge. Jedem Ausgang ist ein Haltekapazitor (C 23 bis C 30) und ein Operationsverstärker vom Typ TL081 (IC 25 bis IC 32) nachgeschaltet. Es kann an jedem Operationsverstärker ein Offset-Abgleich mit den Trimmern R 30 bis R 37 vorgenommen werden.

Während der Einschwingzeit des DA-Wandlers wird der Multiplexer IC 9 über den Pin 6 (INH) gesperrt. Dies übernimmt das Mono-Flop (IC 10), welches eine Zeitkonstante von ca. 0,1 ms hat.

Die Haltekapazitäten C 8 bis C 15 sind so bemessen, daß sich die Ausgangsspannung des Puffer-OPs bei Nichtselektierung durch IC 9 um weniger als 1 mV in 10 ms ändert (durch Entladung der Kondensatoren). Die Selektierung mit einer Analogspannung sollte pro Kanal mindestens 0,1 ms betragen. Hierdurch wird sichergestellt, daß die an IC 8 anliegende Spannung auch in die jeweiligen Haltekapazitäten übernommen wird.

Im Einkanalbetrieb, d.h. nur ein Ausgang ist aktiviert, können mit der hier vorgestellten Schaltung Wandlungsraten bis zu 10 kHz ohne nennenswerte Signalverfälschungen ausgeführt werden. Je nach Anzahl der betriebenen Ausgangskanäle nimmt die maximal auszugebende Frequenz der Ausgangsspannung entsprechend ab.

Analog/Digital-Wandler

Es folgt die Beschreibung des Analog/Digital-Wandlers, der sich in der Mitte des Schaltbildes befindet. Das Herzstück dieses Schaltungsteils ist der AD-Wandler IC 14 des Typs TSC500, der nach dem Dual-Slope-Verfahren (Doppelintegration

oder Zweirampenverfahren) arbeitet.

Der Baustein TSC500 beinhaltet CMOS-Schalter, Eingangspuffer, Operationsverstärker, einen Zweistufenkomparator sowie eine digitale Steuerlogik. Diese Einheiten stellen einen Analog-Prozessor dar, dessen Auflösung von 9 bis 16 Bit einstellbar ist. Der TSC500 benötigt eine externe Steuerlogik über seine beiden Eingänge A und B (Pin 12, 13).

Das Dual-Slope-Verfahren arbeitet in 4 Schritten, die in Tabelle 2 und Abbildung 3 dargestellt sind. Zur Auswertung der Daten wird der COMP-Ausgang (Pin 14) des TSC500 benötigt.

In der Signalintegrationsphase (Schritt 3) zeigt der Ausgang COMP die Polarität des Eingangssignals an. Bei positiver Eingangsspannung ist dieser Ausgang auf „H“-Pegel und bei negativer Eingangsspannung auf „L“. Im 4. Schritt folgt die Deintegrationsphase, wobei der COMP-Ausgang zuerst einen „H“-Pegel ausgibt. Sobald die Deintegrationsphase abgeschlossen ist (abhängig von der Eingangsspannung an Pin 1 des TSC500), wechselt der COMP-Ausgang von „H“- auf „L“-Pegel. Die Deintegrationszeit ist proportional zur Höhe der Eingangsspannung, d.h. bei einer hohen Eingangsspannung ist die Deintegrationszeit größer als bei einer kleinen Eingangsspannung. Alle 4 Phasen sind in Abbildung 3 zeitlich dargestellt.

Die Steuersignale für den TSC500 werden durch IC 21 bis IC 23 erzeugt. IC 19 bildet einen 4MHz-Quarzoszillator, dessen Frequenz mit IC 20 durch den Faktor 8 geteilt wird. Somit steht für die Ablauf-

Tabelle 2: Ansteuerkombinationen und ihre Bedeutung für den TSC500

Schritt	Steuerleit.		Funktion
	A	B	
1	0	0	Zero Integrator Output
2	0	1	Auto Zero (Nullabgleich)
3	1	0	Signal Integrate
4	1	1	Deintegrate

Tabelle 3: Auflösungssteuerung des TSC500

D6	D5	D4	Auf- lösung	Wandlungs- zeit	Messungen/ sek ca.
0	0	0	16Bit	260ms	4
0	0	1	15Bit	130ms	7,5
0	1	0	14Bit	65ms	15
0	1	1	13Bit	32ms	30
1	0	0	12Bit	16ms	61
1	0	1	11Bit	8ms	122
1	1	0	10Bit	4ms	244
1	1	1	9Bit	2ms	488

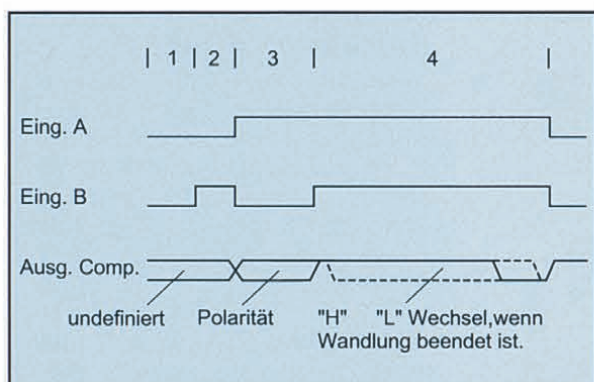


Bild 3: Ansteuerung des TSC500

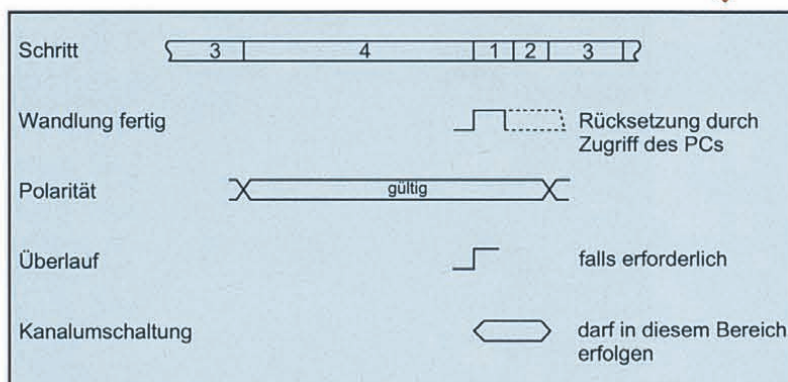


Bild 4: Gültigkeitsbereich für die Statussignale

steuerung eine Taktfrequenz von 500 kHz zur Verfügung. Die Ablaufgeschwindigkeit und damit die Wandlungszeit bzw. Auflösung steuert das GAL (IC 21). Die Auswahl erfolgt über den 8-Bit-Zwischenspeicher IC 13 des Typs 74HC374. Aus Tabelle 3 sind die Steuerkombinationen zu entnehmen.

IC 21 steuert auch die beiden 8 Bit-Zähler IC 11 und IC 12 vom Typ 74HC590. Diese Zähler zählen während der Deintegrationsphase so lange hoch, bis der COMP-Ausgang vom TSC500 von „H“- auf „L“-Pegel wechselt. Bei einer 16-Bit-Auflösung kann der Zählerstand max. 65535 erreichen, während bei einer 9-Bit-Auflösung nur max. 512 erreicht wird. Die beiden Zählerstände werden mit den Steuerleitungen LW0 und LW1 auf den Datenbus gegeben und vom PC eingelesen.

Das D-Flip-Flop IC 18 B des Typs 74LS74 speichert die Polarität während des Übergangs zwischen Integrations- und Deintegrationsphase. Hat der COMP-Ausgang während der Deintegrationsphase seinen Zustand nicht auf „L“ gewechselt, so liegt ein Überlauf vor. Dies wird dann im D-Flip-Flop IC 18 A gespeichert.

Sobald eine Wandlung abgeschlossen ist, wechselt der Ausgang des IC 17 A auf „H“-Pegel. Dieser Zustand sowie die Informationen über Polarität und Überlauf können durch den Tristate-Bustreiber IC 16 vom Typ 74LS125 in den Rechner eingelesen werden (siehe Tabelle 1). Die Datenbits D 3 bis D 7 sind hier nicht von Bedeutung. Nach Beendigung des Einlesens wird IC 17 A durch IC 17 B zurückgesetzt.

Die Information für Überlauf und Polarität ist nur eine gewisse Zeit nach Wandlungsende gültig. Deshalb ist darauf zu achten, daß möglichst schnell nach Abschluß einer Wandlung ebenfalls Polarität und Überlauf geprüft werden. Den Gültigkeitsbereich für diese Informationen zeigt Abbildung 4.

Die Referenzspannung sowohl für den TSC500 als auch für den AD7545 liefert IC 15 vom Typ LM385. Die Feinabstimmung dieser Spannung geschieht mit R 14.

Die Eingangsleitungen für die 8 Analogeingänge sind über die Widerstände R 22 bis R 29 gegen Überspannung geschützt, während die Dioden D 1 bis D 8 den Schutz der Analog-Ausgänge übernehmen.

Nachbau

Die komplette Schaltung des ADA16-2 ist auf einer 204 x 108 mm großen, doppelseitig durchkontaktierten Leiterplatte untergebracht. Die Verbindung zur analogen Außenwelt stellt eine 25polige Sub-D-Buchse dar.

Anhand der Stückliste und des Bestückungsplans werden zunächst die passiven Bauelemente bestückt, beginnend mit den Widerständen. Nach dem Verlöten auf der Platinenrückseite sind die überstehenden Drahtenden mit einem Seitenschneider abzuschneiden, ohne die Lötstelle dabei selbst zu beschädigen. In gewohnter Weise werden die restlichen Bauteile bestückt. Der Quarz Q 1 wird liegend montiert und das Gehäuse anschließend auf der Platinenoberseite verlötet. Bei den Dioden D 1 bis D 10 handelt es sich um eine bipolare Ausführung, bei denen die Polarität keine Rolle spielt.

Nach Abschluß der Bestückungsarbeiten wird das Slotblech an der 25poligen Sub-D-Buchse verschraubt.

Adressierung

Die Adressierung der I/O-Adresse geschieht durch die DIP-Schalter 1 bis 8. Eine genaue Erläuterung ist in Tabelle 5 dargestellt. Die ADA16-2 benötigt 4 I/O-Adressen z.B. 300 (hex) bis 303 (hex). Eingestellt wird aber nur die Basisadresse, in diesem Beispiel 300 (hex). Zu beachten ist, daß die letzte Ziffer nur 0, 4, 8 oder C (hex) betragen darf. Für Prototypenkarten ist der Adreßbereich 300 (hex) bis 31F (hex) vorgesehen, jedoch ist es grundsätzlich möglich, auch andere Adressen zu verwenden. Tabelle 4 zeigt eine Übersicht der zur Verfügung stehenden I/O-Basisadresse.

Abgleich

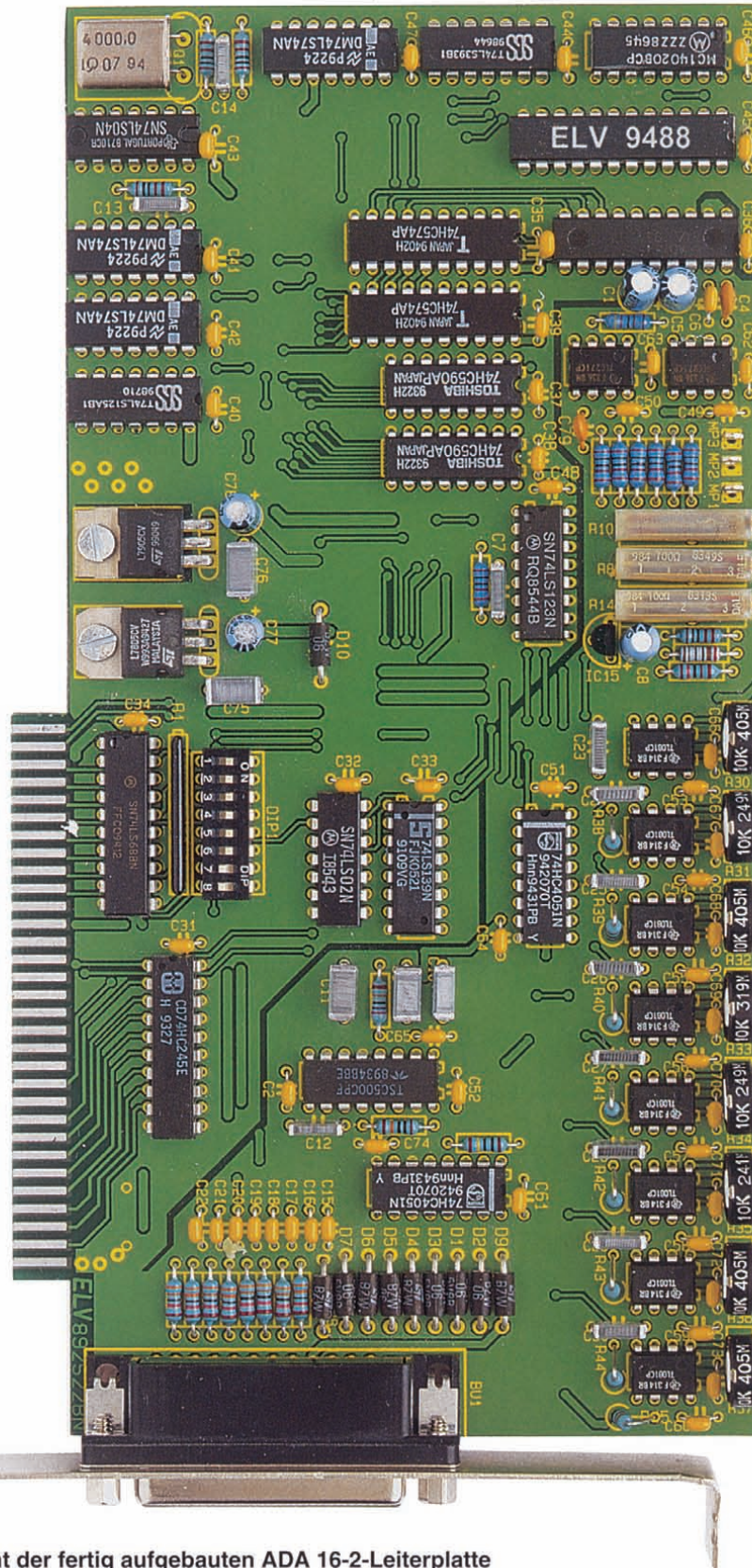
Im Anschluß sind die verschiedenen Abgleichtrimmer einzustellen, beginnend mit R 14. Hierzu wird über eine abgeschirmte Leitung eine bekannte Spannung (1 V bis 2 V) auf den Eingangskanal 1 der 25poligen Sub-D-Buchse (Pin 6) gegeben. Anschließend kann dieser Kanal mit einer entsprechenden Software eingelesen werden, wobei zu diesem Zweck die zugehörige Testsoftware gute Dienste leistet.

Der Trimmer R 14 wird so eingestellt, daß angezeigte und tatsächliche Spannung

Tabelle 5: Einstellung der I/O-Basisadresse

DIP Schalter	gewünschte Ziffer																Beispiel: 300 Hex
	0	1	2	3	4	5	6	7	8	9	A	B	C	D	E	F	
8	0	0	1	1													} 1. Ziffer 3
7	0	1	0	1													
6	0	0	0	0	0	0	0	0	1	1	1	1	1	1	1	1	
5	0	0	0	0	1	1	1	1	0	0	0	0	1	1	1	1	
4	0	0	1	1	0	0	1	1	0	0	1	1	0	0	1	1	
3	0	1	0	1	0	1	0	1	0	1	0	1	0	1	0	1	
2	0				0				1				1				} 3. Ziffer 0
1	0				1			0				1					

1 = off; 0 = on



Ansicht der fertig aufgebauten ADA 16-2-Leiterplatte

identisch sind. Damit ist der Abgleich des AD-Wandlers schon beendet.

Es folgt der Abgleich des DA-Wandlers. Als erstes wird der digitale Wert von 2048, entsprechend 0 V auf alle Ausgangskanäle gegeben. Dies ist besonders einfach z. B. mit dem zur Karte gehörenden Testprogramm möglich. Anschließend wird mit

einem Multimeter die Spannung zwischen den beiden Meßpunkten MP2 und MP3 gemessen.

Mit dem Trimmer R 8 (Offset) wird exakt eine Spannung von 0 V eingestellt.

Danach ist der digitale Wert 4096 in den AD-Wandler einzuschreiben. Jetzt kann mit R 10 die Verstärkung so eingestellt

Stückliste: ADA16-2

Widerstände:

33Ω	R2
100Ω	R38 - R45
150Ω	R13
1kΩ	R15, R19 - R21
1,2kΩ	R12
4,7kΩ	R9
10kΩ	R3 - R7, R11
10kΩ/Array	R1
33kΩ	R22 - R29
100kΩ	R17
270kΩ	R16
1MΩ	R18
Spindeltrimmer, 100Ω	R8, R14
Spindeltrimmer, 1kΩ	R10
PT10, stehend, 10kΩ	R30 - R37

Kondensatoren:

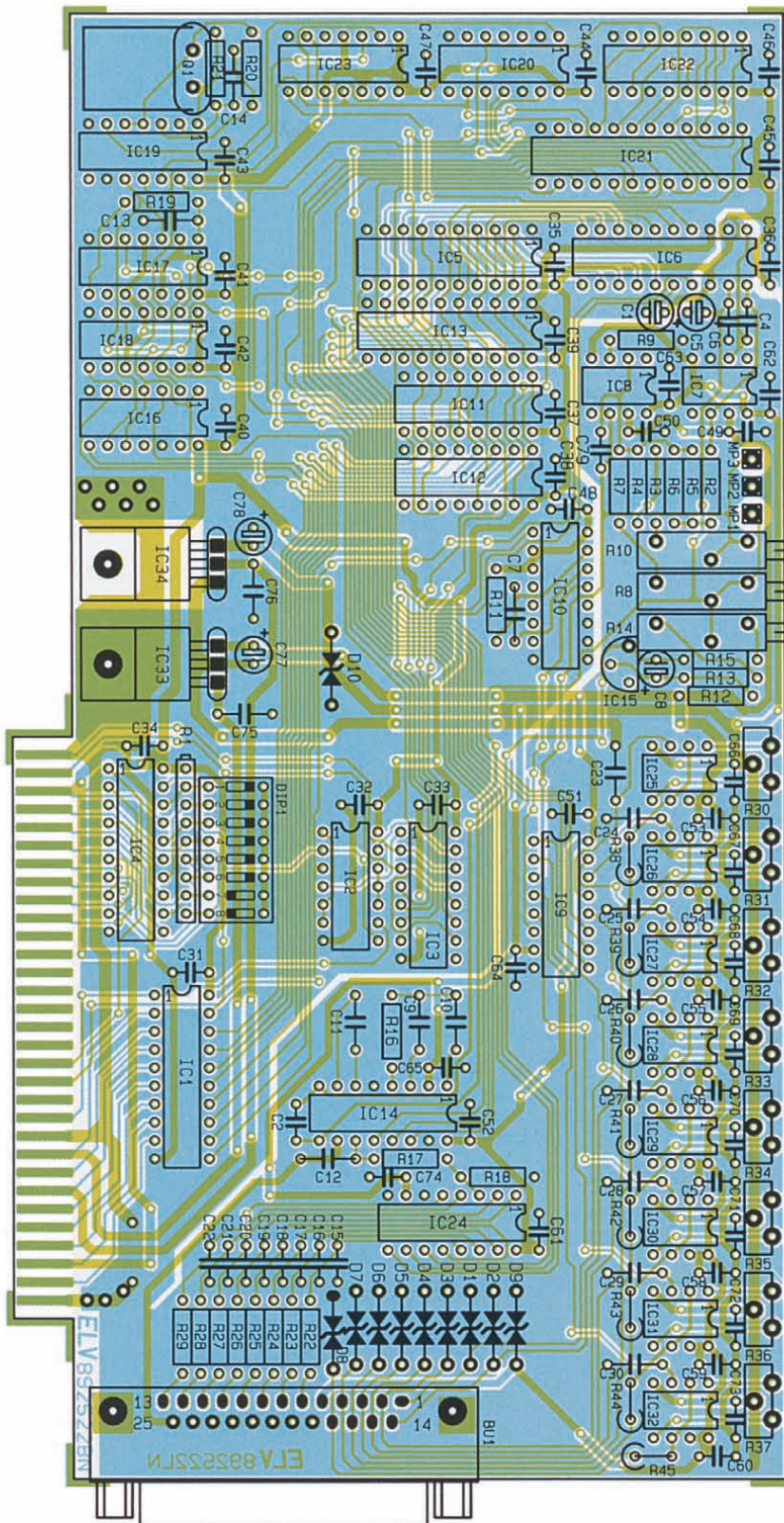
33pF/ker	C4, C79
1nF	C12
6,8nF	C7
10nF	C13, C14, C23 - C30
100nF	C9, C11, C75, C76
100nF/ker	C2, C6, C15 - C22, C31 - C74
150nF	C10
1µF/100V	C1, C5
10µF/25V	C8, C77, C78

Halbleiter:

74LS245	IC1
74LS02	IC2
74LS139	IC3
74LS688	IC4
74HC574	IC5, C13
AD7545	IC6
TLC271	IC7, IC8
74HC4051	IC9, IC24
74LS123	IC10
74HC590	IC11, IC12
TSC500	IC14
LM385	IC15
74LS125	IC16
74LS74	IC17, IC18, IC23
74HC04	IC19
74LS393	IC20
ELV9488	IC21
CD4020	IC22
TL081	IC25 - IC32
7805	IC33
7905	IC34
BZW06-5V8B	D1 - D10

Sonstiges:

Quarz, 4MHz	Q1
DIP-Schalter, 8fach	DIP1
SUB-D-Buchse, 25pol	BU1
1 Zylinderschraube, M3 x 5mm	
1 Zylinderschraube, M3 x 6mm	
2 Muttern, M3	
1 Slotblech	
3 Lötstifte mit Lötöse	



Bestückungsplan des 9 - 16-Bit-AD-DA-Wandlers

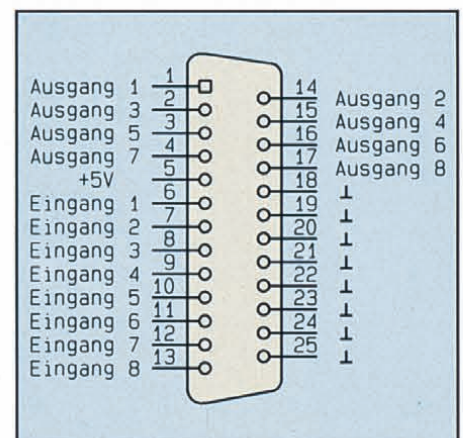
werden, daß an den beiden Meßpunkten eine Spannung von exakt 2,000 V anliegt. Wie bereits erwähnt, wäre zur Erreichung eines Umsetzfaktors von 1mV/Schritt an dieser Stelle auch ein Abgleich auf 2,048 V möglich. Dies kann je nach individuellen Wünschen vorgenommen werden. Da sich die Trimmer R 8 und R 10 wechselseitig

geringfügig beeinflussen, sollte dieser Abgleich wiederholt werden.

Zum Abschluß sind noch die Offsettingstellungen für die Ausgangsoperationsverstärker vorzunehmen. Dazu wird jeder Kanal mit 0 V, d.h. dem digitalen Wert von 2048, angesteuert. Anschließend ist ein Offset-Abgleich an den entsprechenden

Tabelle 4: Der E/A-Adreßbereich des IBM-PC

E/A-Adresse	Funktion
000H..00FH	DMA-Controller (8237 A-5)
020H..021H	Interrupt-Controller (8259-5)
040H..043H	Zeitgeber/Zähler (8253-5)
060H..063H	DMA-Seitenregister (74LS670)
0A0H..0BFH	NMI-Interrupt-Register
0C0H..0FFH	Reserviert
100H..1FFH	Frontplattencontroller
200H..20FH	Für Computerspiele (Game Port)
210H..217H	Erweiterungseinheit
220H..24FH	Reserviert
278H..27FH	Zweiter Drucker
2F8H..2FFH	Zweite serielle Schnittstelle
300H..31FH	Prototypkarte
320H..32FH	Festplatten-Controller
378H..37FH	Druckerschnittstelle (parallel)
380H..38FH	SDLC-Schnittstelle
3A0H..3AFH	Reserviert
3B0H..3BFH	Monochromadapter und Drucker
3C0H..3CFH	Reserviert
3D0H..3DFH	Farbgrafikkarte
3E0H..3E7H	Reserviert
3F0H..3F7H	Floppy-Controller
3F8H..3FFH	Serielle Schnittstelle



Anschlußbelegung der 25poligen Sub-D-Buchse

Operationsverstärkern mit Hilfe der Trimmer R 30 bis R 37 vorzunehmen, d.h. die Ausgänge werden auf 0 V eingestellt und die Ausgangsspannungen an der 25poligen Sub-D-Buchse gemessen. Der Trimmer R 30 ist für den Ausgang 1 (Pin 1), Trimmer R 31 für den Ausgang 2 (Pin 14).. usw. zuständig.

Nachdem die Abgleicharbeiten beendet sind, steht dem Einsatz der PC-Einsteckkarte ADA16-2 nichts mehr im Wege. Zum Erreichen optimaler Meßergebnisse empfiehlt es sich, die Zuleitungen nicht länger als 2 m zu wählen und bei den Analogeingängen unbedingt abgeschirmte Leitungen zu verwenden.