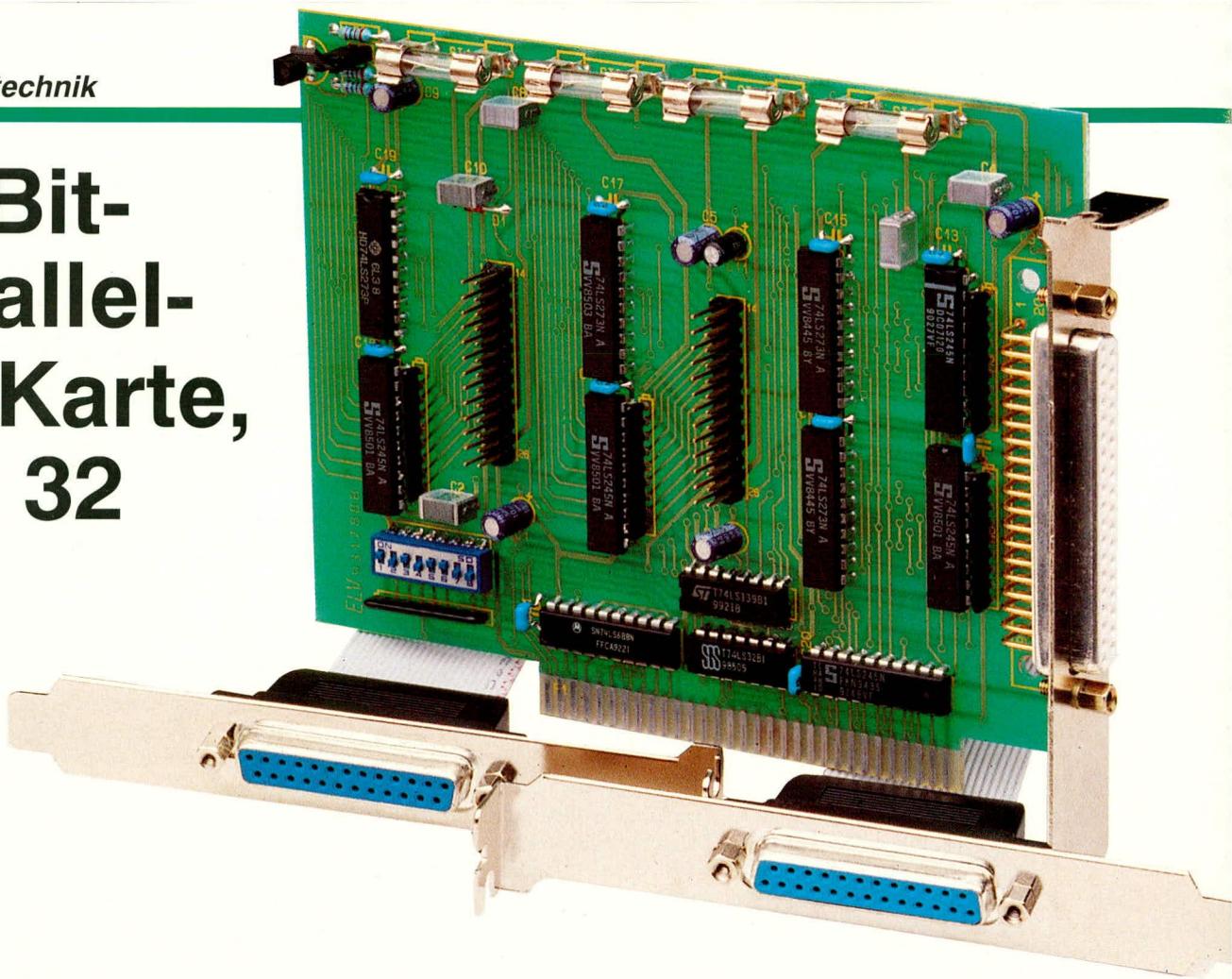


# 32-Bit-Parallel-I/O-Karte, PIO 32



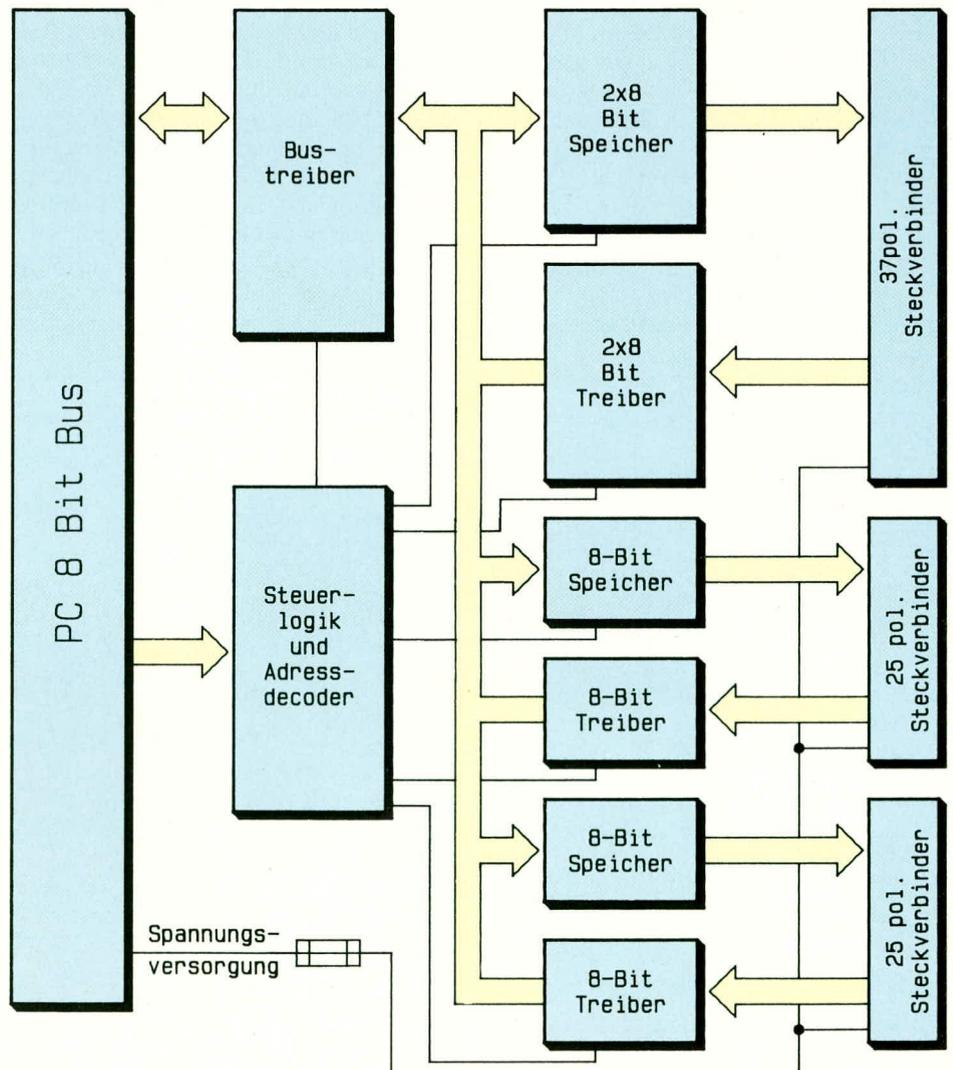
**32 digitale Eingänge sowie 32 digitale Ausgänge für jeden IBM-kompatiblen PC-XT/AT stellt diese universell nutzbare PC-Einsteckkarte zur Verfügung.**

## Allgemeines

Mit der hier vorgestellten Parallel-I/O-Schnittstellenkarte des Typs PIO 32 kann Ihr Computer nun über TTL-kompatible Ein- und Ausgangsbits direkt mit der Außenwelt kommunizieren. Die ersten 16 Eingangs- und 16 Ausgangsbits sowie die Versorgungsspannungen  $\pm 12\text{ V}$  und  $\pm 5\text{ V}$  sind direkt auf eine 37polige Sub-D-Buchse an der Rückseite der PC-Einsteckkarte geführt. Für viele Anwendungsfälle stehen hiermit bereits mehr als ausreichende Steuer- und Schaltmöglichkeiten zur Verfügung.

Darüber hinaus können zusätzlich zweimal 8 Ein- und Ausgangsbits nachgerüstet werden. Diese stehen über entsprechende Anschlußkabel an weiteren 25poligen Sub-D-Buchsen zur Verfügung, die dann mit der PC-Rückwand verschraubt werden können.

Die angeschlossene Peripherie kann durch die integrierte Versorgungsspannung



**Bild 1: Blockschaubild der 32 Bit-Parallel-I/O-Karte PIO 32**

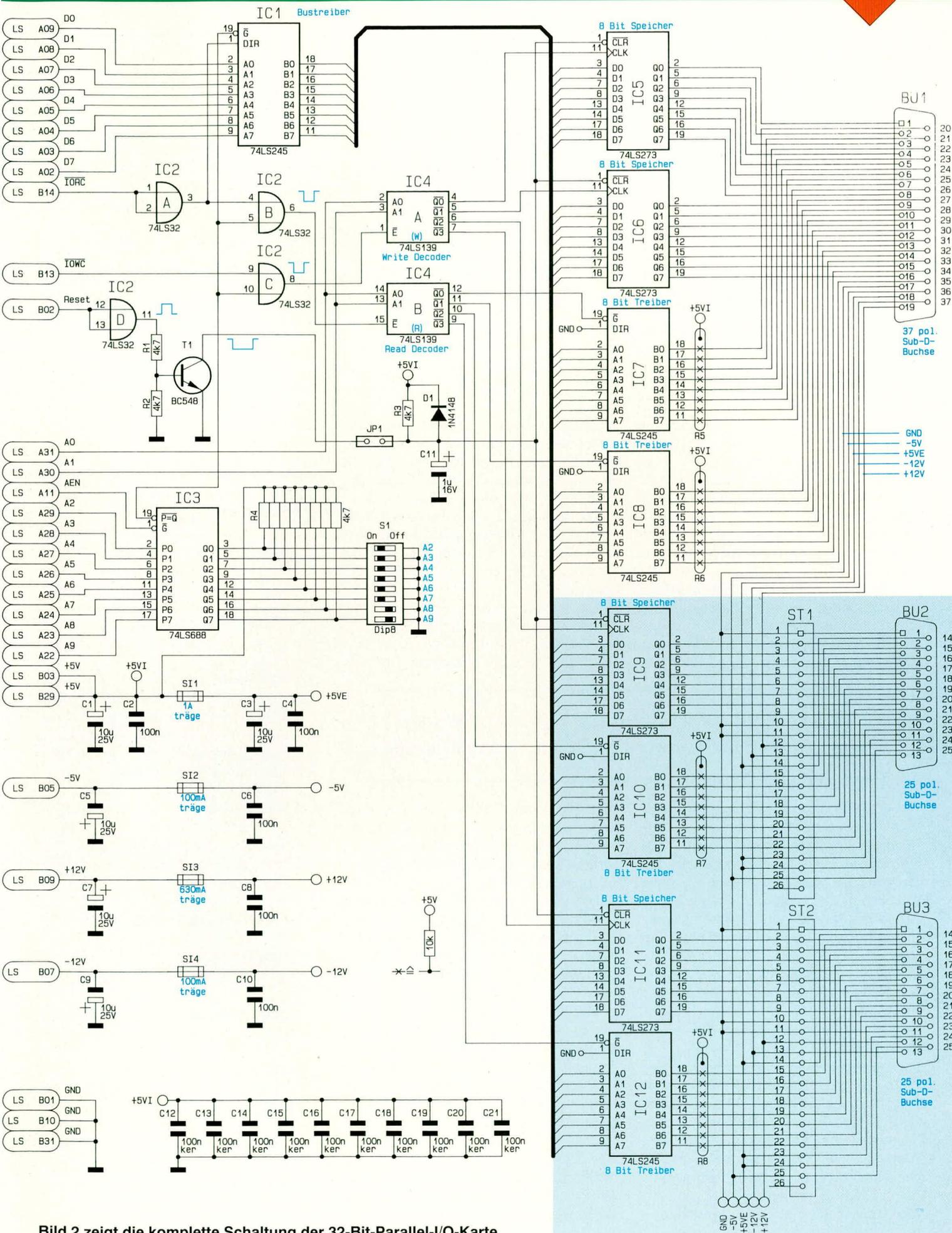


Bild 2 zeigt die komplette Schaltung der 32-Bit-Parallel-I/O-Karte

direkt mit der nötigen Betriebsspannung gespeist werden. Zum Schutz gegen Kurzschlüsse sind passende Feinsicherungen eingesetzt.

Bei der Entwicklung der PIO 32 wurde bewußt auf den Einsatz komplexer I/O-Bausteine verzichtet, um die Programmierung dieser PC-Einsteckkarte auch ohne Kenntnisse entsprechender Bausteine von jeder Programmiersprache aus vornehmen zu können. Die Ausgabe erfolgt über 8-Bit-Zwischenspeicher, während das Einlesen der parallel anliegenden Daten über Bustreiber erfolgt. Das Erstellen komplizierter Initialisierungsroutinen entfällt somit.

An die PIO 32 sind grundsätzlich sämtliche Peripheriegeräte anschließbar, die mit TTL-Signalen arbeiten. Die Palette der Einsatzgebiete reicht von der Ansteuerung einfacher Leuchtdioden über 7-Segment-Ansteuerungen oder auch Abfragen von Taster- und Schalterzuständen bis hin zu komplexen Steuerfunktionen, wie z. B. eine PC-geführte Modelleisenbahn.

## Blockschaltbild

Abbildung 1 zeigt das Blockschaltbild der 32-Bit-Parallel-I/O-Karte. Vom links im Bild dargestellten PC-Bus werden die 8 Datenleitungen über den bidirektionalen Bustreiber zum internen Datenbus gepuffert. An diesem Internbus sind die Speicher und Treiber angeschlossen, die ihrerseits

## *Die 32-Bit-Parallel-I/O-Karte läßt sich von jeder Programmiersprache aus auf einfachste Weise ansprechen.*

wiederum von einer gemeinsamen Steuer- und Adreßdecodierlogik, die am PC-Bus liegt, angesteuert werden. Jeweils 2 x 8-Bit-Speicher bzw. Treiber sind mit dem auf der Leiterplatte integrierten 37poligen Steckverbinder verbunden, während weitere 8-Bit-Speicher und Treiber mit externen 25poligen Steckverbindern beschaltet sind.

Die PC-Spannungsversorgung ist über Feinsicherungen mit auf die Steckverbinder geführt.

## Schaltung

In Abbildung 2 ist die komplette Schaltung der 32-Bit-Parallel-I/O-Karte dargestellt. Der Aufbau ist insgesamt recht übersichtlich mit Standard-TTL-Bausteinen ausgeführt, die zudem sehr preiswert sind. Im hinterlegten Teil des Schaltbildes ist die 2 x 8-Bit-Erweiterung zu sehen. Auf den Aspekt der einfachen „Programmierung“ gehen wir im weiteren Verlauf die-

ses Artikels noch detailliert ein.

Der Bus-Treiber IC 1 des Typs 74LS245 stellt das Bindeglied zwischen dem Internbus und dem PC-Bus dar. Am internen Datenbus sind die Zwischenspeicher IC 5, 6, 9, 11 sowie die Bus-Treiber IC 7, 8, 10, 12 angeschlossen. Die 8-Bit-Zwischenspeicher liegen jeweils direkt an der 37poligen Sub-D-Buchse und können von dort aus unmittelbar der externen Peripherie zugänglich gemacht werden. Die 8-Bit-Zwischenspeicher IC 5, 6, 9, 11 werden über eine gemeinsame Reset-Leitung (CLR) über die RC-Kombination R 3 und C 11 beim Einschalten des Computers initialisiert. Alle Ausgänge liegen dann auf L-Pegel.

Ist der Jumper JP 1 gesetzt, wird über die Reset-Leitung des PCs in Verbindung mit IC 2 D sowie R 1, R 2 und T 1 diese Initialisierung bei jedem Zurücksetzen (Betätigung der Reset-Taste) des PCs auf Low-Pegel eingestellt. Ist ein Zurücksetzen der Speicherbausteine nach dem Reset des PCs nicht gewünscht, muß der Jumper JP 1 entfallen.

Die 8-Bit-bidirektionalen-Bus-Treiber IC 7, 8, 10, 12 treiben durch die Beschaltung der Datenrichtungsleitung DIR jeweils nur in Richtung des internen PC-Bus.

Der Adreßdecoder ist im wesentlichen mit dem 8-Bit-Vergleicher IC 3 des Typs 74LS688 und mit dem Multiplexer IC 4 des Typs 74LS139 aufgebaut. Der Aus-

gang Pin 19 des IC 3 wechselt nur dann auf Aktiv-Low-Pegel, wenn die anliegenden Adressen A 2 bis A 9 exakt mit denen am DIL-Schalter S 1 eingestellten Adressen übereinstimmen.

Ist eine I/O-Lese- bzw. Schreibleitung IÖRC bzw. IÖWC aktiv, wird über IC 2 A, B, C einer der Ausgänge Q 0 bis Q 3 von dem Multiplexer IC 4 aktiviert. Für den Schreibzugriff ist IC 4 A und für den Lesezugriff IC 4 B zuständig.

In Abhängigkeit vom Zustand der Adreßleitungen A 0 und A 1 wechselt dann einer der Ausgänge Q 0 bis Q 3 für die Zeitspanne des Zugriffs auf Low-Pegel. Hierdurch werden bei einem Lesezugriff die logischen Pegel der ausgewählten 8-Bit-Datenleitungen gelesen und bei einem Schreibzugriff die 8-Bit-Daten in den selektierten Speicher geschrieben.

Damit ist die Schaltungsbeschreibung soweit abgeschlossen, und wir wenden uns der praktischen Realisierung, gefolgt von der Programmierung zu.

## Nachbau

Der Aufbau der Schaltung ist vergleichsweise einfach möglich, da das Layout großzügig und ohne Brücken ausgeführt ist. Je nach Ausbaustufe sind die 8 bzw. 12 aktiven und die restlichen passiven Bauteile auf einer 113 x 142 mm großen, doppelseitig, durchkontaktierten Platine untergebracht.

### Stückliste: 32-Bit-Parallel-I/O-Karte

#### Widerstände:

4,7kΩ ..... R1 - R3  
4,7kΩ Array, 9 polig ..... R4  
10kΩ Array, 9 polig ..... R5, R6

#### Kondensatoren:

100nF/ker ..... C12 - C15, C20, C21  
100nF ..... C2, C4, C6, C8, C10  
1µF/100V ..... C11  
10µF/25V ..... C1, C3, C5, C7, C9

#### Halbleiter:

74LS32 ..... IC2  
74LS139 ..... IC4  
74LS245 ..... IC1, IC7, IC8  
74LS273 ..... IC5, IC6  
74LS688 ..... IC3  
BC548 ..... T1  
1N4148 ..... D1

#### Sonstiges:

1 Dip-Schalter, 8 fach  
1 Stiftleiste, 1 x 2 polig  
1 Codierbrücke (Jumper)  
1 SUB-D-Buchsenleiste, 37 polig, 90°  
abgewinkelt, Printmontage  
1 Slotblech, gebohrt und gestanzt  
4 Platinensicherungshalter (2 Teile)  
1 Sicherung, 1A, träge  
1 Sicherung, 630mA, träge  
2 Sicherungen, 100mA, träge  
1 Gewindebolzensatz

### Erweiterungssatz:

#### Widerstände:

10KΩ Array, 9 polig ..... R7, R8

#### Kondensatoren:

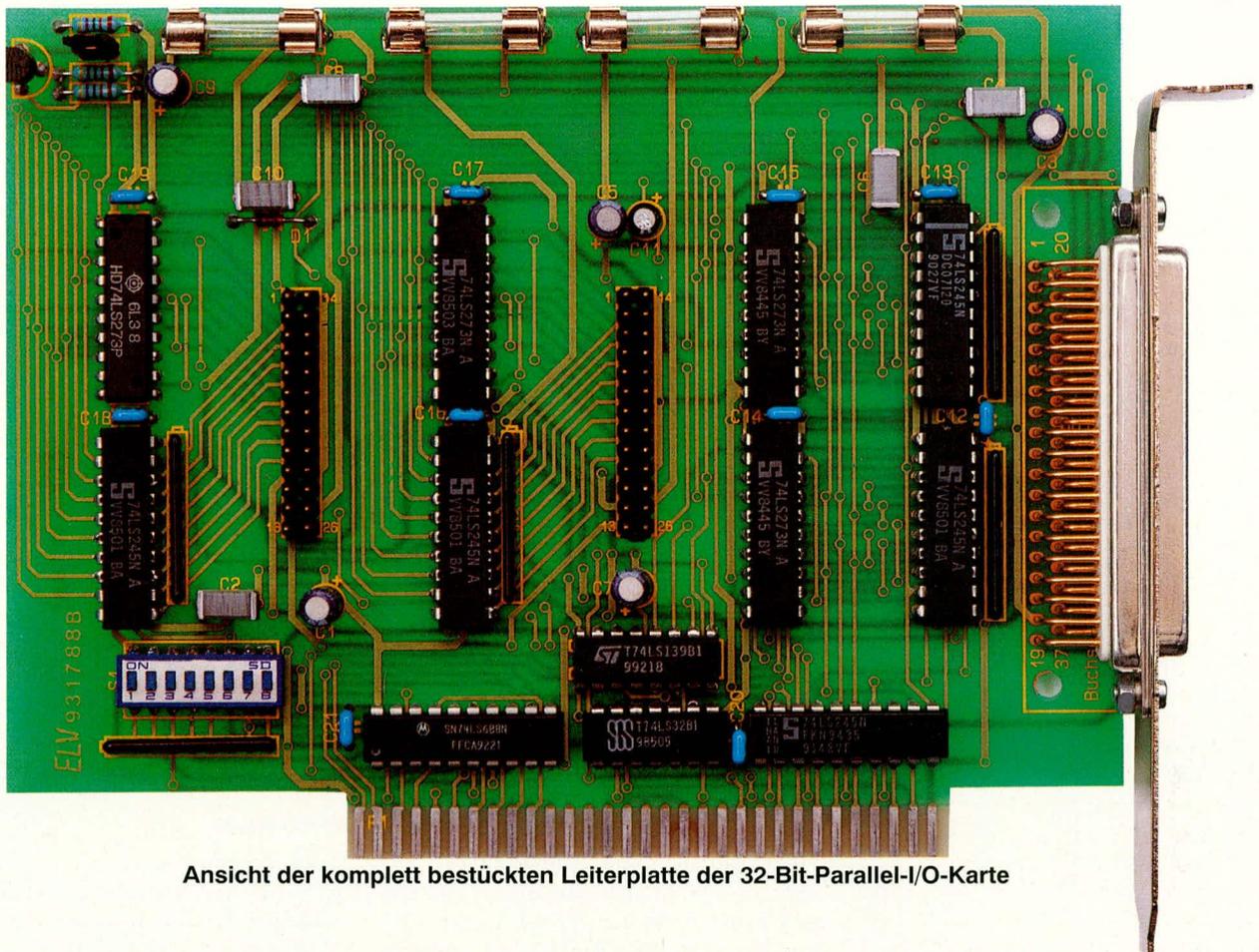
100nF/ker ..... C16 - C19

#### Halbleiter:

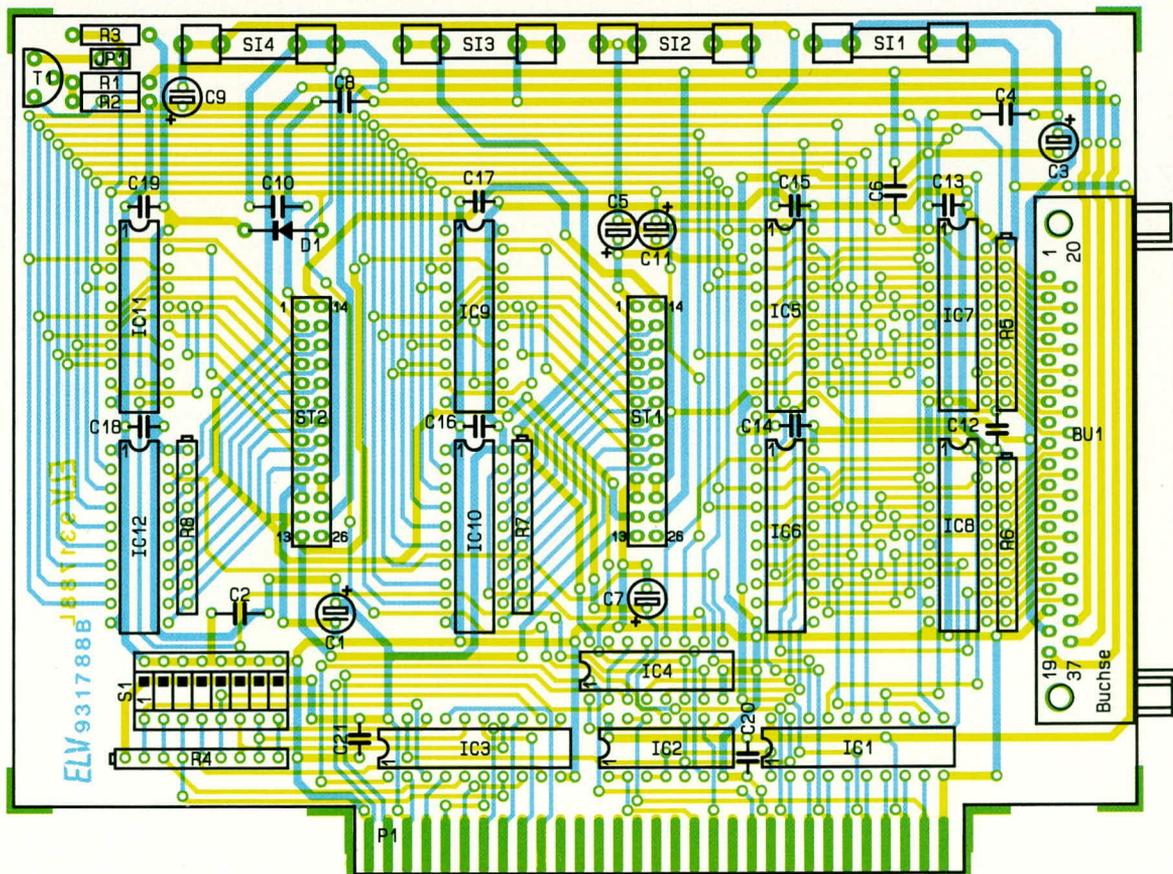
74LS245 ..... IC10, IC12  
74LS273 ..... IC9, IC11

#### Sonstiges:

2 Pfostensteckverbinder 26 polig auf  
SUB-D-Buchse 25 polig, mit Mont-  
tageblech  
2 Stiftleisten, 13 x 2 polig



Ansicht der komplett bestückten Leiterplatte der 32-Bit-Parallel-I/O-Karte



Bestückungsplan der 32-Bit-Parallel-I/O-Karte

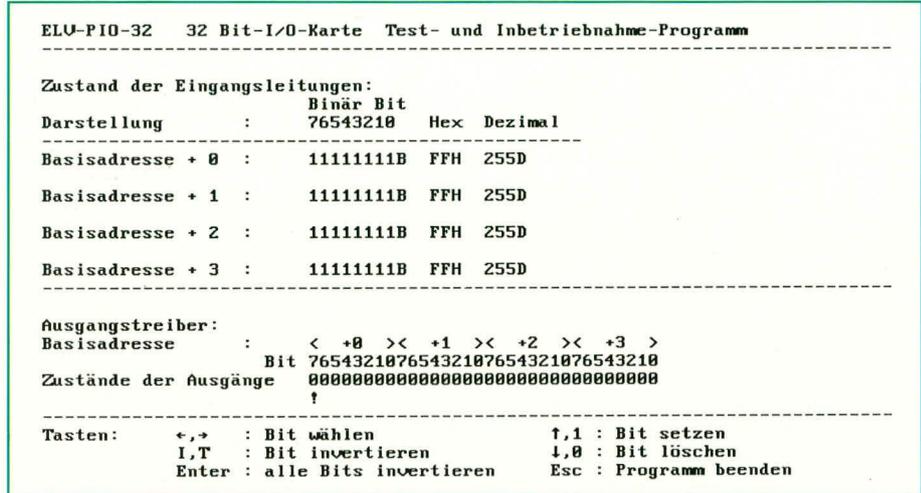


**Tabelle 1 zeigt die Belegung der I/O-Adressen**

I/O-Adresse	lesen	schreiben
Basis +0	D0..D7 vom 37pol. Steckverbinder	D0..D7 vom 37pol. Steckverbinder
Basis +1	D8..D15 vom 37pol. Steckverbinder	D8..D15 vom 37pol. Steckverbinder
Basis +2	D0..D7 vom ersten 25pol. Steckverbinder	D0..D7 vom ersten 25pol. Steckverbinder
Basis +3	D0..D7 vom zweiten 25pol. Steckverbinder	D0..D7 vom zweiten 25pol. Steckverbinder

**Tabelle 2: Zuordnung der Steckverbinderpins**

Bedeutung	I/O-Adresse	Pinzuordnung		BU	
		schreibend	lesend		
I/O-Basisadresse +0	D 0	1	20	37pol. Sub-D-Buchse BU 1	
	D 1	2	21		
	D 2	3	22		
	D 3	4	23		
	D 4	5	24		
	D 5	6	25		
	D 6	7	26		
	D 7	8	27		
I/O-Basisadresse +1	D 0	9	28		
	D 1	10	29		
	D 2	11	30		
	D 3	12	31		
	D 4	13	32		
	D 5	14	33		
	D 6	15	34		
	D 7	16	35		
GND		17			
+5V		18			
-5V		36			
+12V		19			
-12V		37			
I/O-Basisadresse +2	D 0	2	15	25pol. Sub-D-Buchse BU 2	
	D 1	3	16		
	D 2	4	17		
	D 3	5	18		
	D 4	6	19		
	D 5	7	20		
	D 6	8	21		
	D 7	9	22		
GND		1, 10, 11			
+5V		14, 23, 24			
-5V		25			
+12V		12			
-12V		13			
I/O-Basisadresse +3	D 0	2	15		25pol. Sub-D-Buchse BU 3
	D 1	3	16		
	D 2	4	17		
	D 3	5	18		
	D 4	6	19		
	D 5	7	20		
	D 6	8	21		
	D 7	9	22		
GND		1, 10, 11			
+5V		14, 23, 24			
-5V		25			
+12V		12			
-12V		13			



**Bild 3: Bildschirmausdruck der Test- und Inbetriebnahme-Software der 32-Bit-Parallel-I/O-Karte**

Anhand des Bestückungsplanes empfiehlt es sich, zunächst die 6 bzw. 10 Keramik-Kondensatoren, gefolgt von den Elkos, den restlichen Kondensatoren sowie den Widerständen und dem Widerstandnetzwerk auf die Platine zu setzen und auf der Platinenunterseite zu verlöten. Abschließend sind die beiden Pfostensteckverbinder (sofern benötigt), der Pfostensteckverbinder für den Jumper sowie der 8polige DIP-Schalter und die ICs einzusetzen. Zuletzt wird der 37polige Sub-D-Steckverbinder plaziert und verlötet. An diesem Steckverbinder wird anschließend auch das Slot-Abdeckblech zum Einsetzen in die PC-Rückwand angeschraubt. Damit ist der Aufbau bereits fertiggestellt, und wir wenden uns einer kurzen Beschreibung der benötigten Software zu.

**Treiber-Software**

Die PC-Einsteckkarte PIO 32 benötigt vom I/O-Adressbereich des PCs 4 aufeinanderfolgende freie I/O-Adressen. Tabelle 1 zeigt die Belegung, während Tabelle 2 die Zuordnung der Steckverbinderpins zu der Hardware- bzw. Softwareschnittstelle zeigt.

Sollen nun beispielsweise die 8-Datenbits vom ersten 25poligen Steckverbinder aktualisiert werden, so ist ein Schreibzugriff auf die über die 8 DIL-Schalter eingestellte Basisadresse +2 erforderlich.

Die genaue Vorgehensweise zeigt ein Pascal-Testprogramm, welches auf einer separaten Diskette erhältlich ist. Dieses

Testprogramm ist übrigens auch in der ELV-Mailbox abgelegt und kann von dort kostenlos heruntergeladen werden (nur die Telefongebühren fallen an).

Abbildung 3 zeigt einen Bildschirmausdruck der Testsoftware.

**Inbetriebnahme**

Nachdem die Bestückung und der gesamte Aufbau dieser PC-Einsteckkarte nochmals sorgfältig geprüft wurden, kommen wir zur Einstellung der gewünschten I/O-Ansprechadresse mit Hilfe des DIP-Schalters.

Gemäß der gewünschten I/O-Basisadresse sind die einzelnen Schalter einzustellen, wobei darauf zu achten ist, daß die gewählte Basisadresse nicht bereits durch eine vorhandene I/O-Karte belegt ist. Zum Abschluß wird, sofern gewünscht, in der weiter vorstehend beschriebenen Weise der Jumper JP 1 gesetzt.

Als dann wird die Karte in den PC eingesetzt und festgeschraubt. Nach dem Einschalten des PCs sind zunächst die über die Sicherungen SI 1 bis SI 4 geführten Versorgungsspannungen am 37poligen Steckverbinder und ggf. auch an den 25poligen Steckverbindern zu prüfen. Ebenso können jetzt bereits (auch ohne eine entsprechende Software) die Zustände der Ausgangstreiber überprüft werden. Diese müssen alle Low-Pegel führen.

Nach dem Start der beschriebenen Testsoftware erfolgt eine Detailprüfung aller Eingangs- und Ausgangspins. **ELV**