



# Prozessor-Funktionsgenerator FG 7001

Teil 1

**6stellige digitale Frequenzanzeige und Einstellung über Tasten bei einem Frequenzbereich von 10 Hz bis 26 MHz (!) sind die hervorstechenden Eigenschaften dieses neuen Funktionsgenerators.**

## Allgemeines

Die Vorteile eines prozessorgesteuerten Funktionsgenerators sprechen für sich: Der FG 7001 ermöglicht komfortable Frequenzeinstellungen von 10 Hz bis hin zu 26 MHz! Zur Frequenzanzeige besitzt der FG 7001 ein 6stelliges, helleuchtendes Digital-Display, auf dem die Ausgangsfrequenz quarzgenau mit einer Auflösung von 1 Hz ablesbar ist. Die ausführlichen Spezifikationen sind in einer separaten Tabelle zusammengefaßt.

Wer ein Potentiometer zur Frequenzeinstellung sucht, wird überrascht sein: Beim FG 7001 wird die Frequenz mit insgesamt 12 Tastern auf komfortable Weise gewählt. Ein weiterer Vorteil dieser Einstellung ist die hohe Frequenzauflösung

(von 10 Hz bis 131 kHz: 1 Hz, von 131 kHz bis 262 kHz: 2 Hz). Herkömmliche Funktionsgeneratoren lassen sich besonders in höheren Frequenzbereichen teilweise nur schwer einstellen. Ihre Frequenzstabilität ist zudem recht empfindlich gegen Temperaturschwankungen usw. Der FG 7001 hingegen ist prozessorgesteuert und arbeitet nach einem vollkommen anderen Konzept: Seine Frequenz wird von einem Quarz abgeleitet und ist daher hoch stabil.

Im Frequenzbereich von 10 Hz bis 262 kHz stehen Sinus-, Dreieck- und Rechtecksignale zur Verfügung. Darüber hinaus generiert der FG 7001 gleichzeitig die 10fache und die 100fache Frequenz, die in Form von Rechtecksignalen mit TTL-Pegel an separaten Buchsen zur Verfügung steht. Damit lassen sich mit dem FG 7001 Frequenzen von 10 Hz bis zu 26 MHz erzeugen.

## Bedienung des FG 7001

Unmittelbar nach dem Einstecken des Netzsteckers geht das Gerät in den Standby-Modus, d. h. der zentrale Single-Chip Prozessor arbeitet, die Hauptstromverbraucher wie Anzeigendisplay und Analogteil mit Endstufe sind jedoch ausgeschaltet.

Durch Betätigen der Standby-Taste schaltet der FG 7001 in den Betriebsmodus. Bei einem sogenannten „Kaltstart“ (Netzstecker war vorher gezogen) stellen sich folgende Parameter automatisch ein:

- Die Kontroll-LEDs PLL 1 und PLL 2 blinken kurz auf und erlöschen.
- Auf der Anzeige erscheint der Wert „1,000“, entsprechend einer Ausgangsfrequenz von 1 kHz.
- Die Kontroll-LED „Sinus“ leuchtet auf.

## Technische Daten des FG 7001

### Hauptspezifikation

Frequenzbereich:	10 Hz bis 26 MHz
Frequenzanzeige:	6 stellige Digitalanzeige
Einstellung:	12 Taster mit Repeatfunktion
Kurvenformen:	Sinus, Dreieck, Rechteck
Ausgangsspannung:	0-20V <sub>ss</sub> sowie TTL-Pegel
Frequenzgenauigkeit:	0,0002 %/K

### Detailspezifikationen für Sinus, Dreieck:

Frequenzbereich (-3dB):	10 Hz bis 262 kHz
Auflösung:	1 Hz (bis 131 kHz), 2 Hz (ab 131 kHz)
Ausgangsspannung:	0-20 V <sub>ss</sub>
Ausgangsstrom:	200 mA, kurzschlußfest
Klirrfaktor:	0,5 %/1kHz/20 V <sub>ss</sub>
Abschwächer:	0, -20, -40, -60 dB
Frequenzjitter:	0,05 Hz bei 1 kHz
Einschwingzeit:	typ: < 1s, max. 5s

### Detailspezifikationen für Rechteck:

Frequenzbereich:	10 Hz bis 26,2 MHz
Auflösung:	1 Hz (bis 131 kHz) 2 Hz (bis 262 kHz) 10 Hz (bis 1,31 MHz) 20 Hz (bis 2,62 MHz) 100 Hz (bis 13,1 MHz) 200 Hz (bis 26,2 MHz)
Ausgangsspannung:	TTL-Pegel (5V)
Ausgangsstrom :	40 mA
Frequenzjitter:	0,2 Hz bei 1 kHz

Aufgrund dieser Einstellung generiert der FG 7001 eine Grundfrequenz von 1000 Hz mit der Wellenform Sinus bei gleichzeitiger Bereitstellung von 3 Rechteck-TTL-Ausgängen mit den Frequenzen 1 kHz, 10 kHz und 100 kHz.

Durch erneutes Betätigen der Standby-Taste wird das Gerät wieder ausgeschaltet. Sofern die Netzwechselspannung nicht unterbrochen wird, behält der zentrale Single-Chip Mikroprozessor die individuell eingestellten Parameter, um diese unmittelbar nach erneuter Inbetriebnahme wieder einzustellen.

### Frequenzeinstellung

Mit insgesamt 12 Tastern kann die gewünschte Ausgangsfrequenz des FG 7001 quatzgenau mit einer Auflösung von 1 Hz vorgewählt werden. Hierzu befinden sich unter jedem Digit der 6stelligen Digitalanzeige 2 Taster. Der jeweils obere Taster dient zum Auf- und der untere Taster zum Abwärtszählen des betreffenden Digits. Auf diese Weise lassen sich beliebige Frequenzen schnell und komfortabel einstellen. Wird eine der 12 Tasten länger als eine Sekunde festgehalten, setzt automatisch die Repeat-(Wiederhol-) Funktion ein, d. h. das betreffende Digit zählt mit 5 Schritten pro Sekunde auf- bzw. abwärts. Höherwertige Digits werden entsprechend angeglichen, d. h. nach der Ziffer „9“ folgt „0“ bei ei-

nem Übertrag auf die nächst höherwertige Stelle („10“). Auf diese Weise kann mit 6 verschiedenen Geschwindigkeiten (5 Schritte pro Sekunde, für jedes Digit mit dem Faktor 10 unterschiedlich) die Frequenz herauf- bzw. heruntergefahren werden.

Das Einstellen und Ablesen der vorgewählten Frequenz wird durch eine linksbündige Nullenausblendung erleichtert, da die führenden, überflüssigen Nullen unterdrückt werden.

Bei jeder Frequenzänderung blinken die beiden Kontroll-LEDs PLL 1 und PLL 2 kurz auf. Hierdurch wird der Einschwingvorgang signalisiert. Nachdem sie erloschen sind, steht die angezeigte Frequenz bereit. Der Einstellvorgang selbst dauert nur wenige Sekunden. Bei mittleren Frequenzänderungen steht die gewählte Frequenz bereits

nach weniger als 1 Sekunde zur Verfügung.

Der FG 7001 akzeptiert als Eingabefrequenzen Werte zwischen 10 Hz bis hin zu 262142 Hz. In diesem Bereich können Sinus-, Dreieck-, und Rechteckkurvenformen erzeugt werden. Die Auflösung liegt bis 131072 Hz bei 1 Hz und darüber hinaus bis hin zu 262142 Hz bei 2 Hz.

Neben den Sinus- und Dreiecksignalen, die in ihrer Größe zwischen 0 V und 20 V<sub>ss</sub> einstellbar sind, bietet der FG 7001 an 3 separaten Ausgängen gleichzeitig Rechtecksignale mit TTL-Pegel mit der einfachen, der 10fachen sowie der 100fachen Frequenz, d. h. die obere Grenzfrequenz liegt exakt bei 26,2142 MHz.

### Ausgangsspannungen

Dem Anwender stehen 2 Gruppen mit je 3 Ausgängen zur Verfügung. Zum einen handelt es sich hierbei um 3 BNC-Buchsen, an denen die Sinus- und Dreieckspannungen abgenommen werden können. Diese Ausgänge unterscheiden sich lediglich im Innenwiderstand bzw. in der Ankopplung. Die linke BNC-Buchse stellt eine AC-Ankopplung dar, die nur den reinen Wechselstromanteil enthält (gleichspannungsfrei). Die mittlere Buchse ist DC-gekoppelt bei einem Innenwiderstand von 50 Ω, während die rechte BNC-Buchse einen Innenwiderstand von 600 Ω aufweist. Mit dem DC Pegelregler kann bei den beiden letztgenannten Ausgängen der Gleichspannungsanteil im Bereich von +/- 5 V individuellen Anforderungen entsprechend eingestellt werden.

Die Höhe der Ausgangsspannung ist mit dem Amplituden-Regler von 0 V bis 20 V<sub>ss</sub> stufenlos vorwählbar. Darüber hinaus kann das Ausgangssignal mit einem Drehschalter von 0 dB bis -60 dB in 20 dB-Schritten gedämpft werden.

Die leistungsstarke, kurzschlußfeste Endstufe des Verstärkers kann Ströme bis zu 200 mA liefern.

Die zweite Ausgangsgruppe stellt an 3 BNC-Buchsen Rechtecksignale mit TTL-Pegel zur Verfügung. Gleichzeitig können hier die einfache, die 10fache sowie die 100fache Frequenz abgenommen werden. Zwar ist die Auflösung in den höheren Frequenzbereichen entsprechend 10fach bzw. 100fach geringer, jedoch stellt sie mit

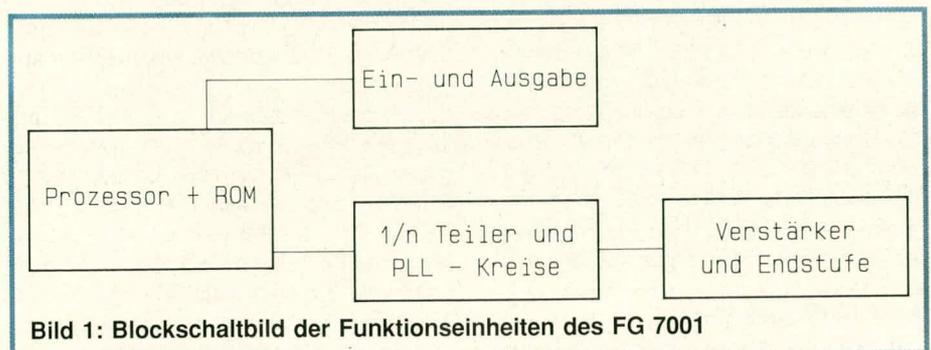
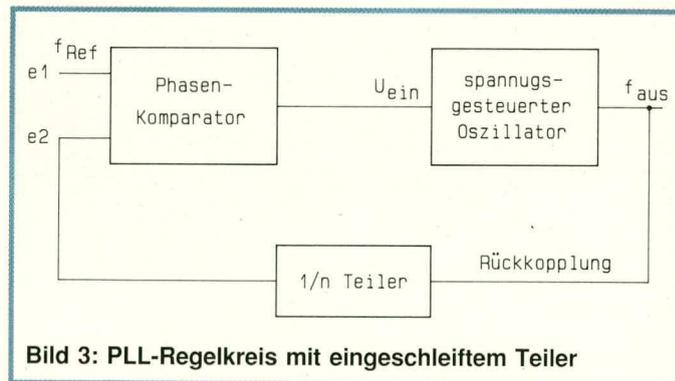
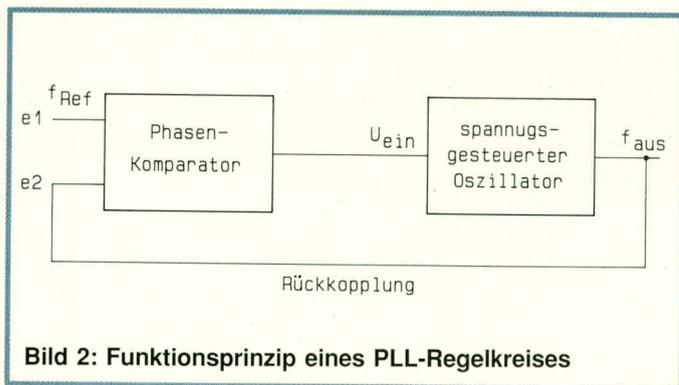


Bild 1: Blockschaltbild der Funktionseinheiten des FG 7001



einem Wert von 200 Hz bei 26 MHz eine hervorragende Leistung dar.

## Sinus-Dreieck-Umschaltung

Für die Umschaltung zwischen der Sinus- und Dreieck-Funktion ist ein entsprechend gekennzeichnete separater Taster zuständig. Durch Betätigen dieses Tasters wird jeweils zu anderen Funktionen umgeschaltet. Nach dem Ersteinschalten stellt der FG 7001 automatisch die Sinusfunktion ein.

## Die Schaltung

Der Funktionsgenerator FG 7001 läßt sich in 4 Haupt-Segmente unterteilen, die in Abbildung 1 dargestellt sind. Hierbei handelt es sich im wesentlichen um

1. Mikroprozessor mit ROM
2. Ein- und Ausgabereinheit
3. 1/n-Teiler und PLL-Kreise
4. Verstärker und Komplementärendstufe.

Nachfolgend soll die Schaltung im Detail erläutert werden, unter Berücksichtigung der einzelnen zusammengehörenden Funktionsblöcke.

## Die Zentraleinheit

Herzstück des FG 7001 ist der zentrale Single-Chip Mikroprozessor des Typs „ELV 8931“ (IC 3). Dieser Prozessor beinhaltet die komplette Steuersoftware, die zum Betrieb des Funktionsgenerators erforderlich ist. Diese verwaltet die Steuerung der Digitalanzeigen, wertet sämtliche Tastatur-Eingaben aus und programmiert die 1/n-Teiler.

Die Basisfrequenz von 6,144 MHz, von der alle weiteren Frequenzen abgeleitet werden, erzeugt der prozessorinterne Oszillator in Verbindung mit dem Quarz Q 1. Innerhalb des Prozessors erfolgt eine erste Teilung durch 15, so daß die Systemtaktfrequenz von 409600 Hz an Pin 11 als ALE-Frequenz ansteht. Es folgt eine weitere Teilung durch 4096 mit dem IC 10 des Typs CD 4040. An dessen Ausgang Q 12 steht dann eine quarzstabile Referenzfrequenz von exakt 100 Hz zur Verfügung, die für den PLL-1-Regelkreis benötigt wird.

## Der PLL-Regelkreis

Bevor wir zur detaillierten Schaltungs-

beschreibung kommen, soll zum besseren Verständnis zunächst auf das Prinzip eines PLL-Kreises (Phase-Lock-Loop = Phasenregelkreis) kurz eingegangen werden.

Im wesentlichen besteht ein PLL-Regelkreis aus einem Phasenkomparator, der 2 Frequenzen auf Phasen- und Frequenzgleichheit prüft und ein Steuersignal für einen VCO (voltage controlled oscillator = spannungsgesteuerter Oszillator) erzeugt. Zu diesem Zweck hat der Phasenkomparator 2 Eingänge e1 und e2. Der zweite wesentliche Bestandteil des PLL-Regelkreises wird von einem spannungsgesteuerten Oszillator dargestellt (Abbildung 2).

Am Eingang e1 des Phasenkomparators steht die Referenzfrequenz an. Eingang e2 ist mit dem Ausgang des spannungsgesteuerten Oszillators verbunden. Der Ausgang des Phasenkomparators regelt mit einer Gleichspannung den Oszillator so nach, daß die Oszillatorfrequenz mit der Referenzfrequenz übereinstimmt.

Um zu programmierbaren Frequenzen zu kommen, wird in die Rückkopplungsleitung zwischen Oszillator und Eingang e2 ein 1/n-Teiler eingeschleift. Damit die beiden zu vergleichenden Frequenzen an den Eingängen e1 und e2 übereinstimmen, muß der Oszillator jetzt mit der n-fachen Frequenz der Referenzfrequenz schwingen (Abbildung 3).

Somit bestimmt das Teilungsverhältnis n des 1/n-Teilers die Frequenz des Oszillators nach folgender Formel:

$$f_{\text{osz}} = f_{\text{REF}} \times n.$$

Der PLL-Regelkreis wird mit IC 6 (74 HCT 404 6) realisiert (Abbildung 4). Hierbei handelt es sich um einen schnellen Phasenkomparator mit einem spannungsgesteuerten Oszillator, der einen sehr großen Frequenzhub besitzt. An Pin 14 (Eingang e1) liegt die Referenzfrequenz (100 Hz) des Phasenkomparators an. Über R 23 gelangen die Steuerimpulse des Phasenkomparators zum Oszillator. R 24 und C 6 bilden den erforderlichen Tiefpaß. An Pin 4 (IC 6) liegt die vom Oszillator erzeugte Frequenz, die mit dem NAND-Schaltungskomplex IC 8 sowie einem Zähler 74 HC T 4518 (IC 9) verbunden ist.

Legt der Prozessor an P 60 von IC 4

einen H-Pegel an, so steht am Ausgang des NAND-Gatters (Pin 3, IC 8) die PLL-Oszillatorfrequenz von IC 6 an. Ein L-Pegel an P 60 bewirkt, daß die PLL-Oszillatorfrequenz vom Zähler (IC 9) durch 2 dividiert wird, bevor sie zum Pin 3 des IC 8 weitergeleitet wird.

Pin 3 des IC 8 ist mit den CLCK 1 und CLCK 2 Eingängen von IC 5 verbunden. IC 5 enthält 3 voneinander unabhängige 16-Bit-Zähler, von denen 2 additiv als 1/n-Teiler verknüpft sind. Das Flip-Flop (IC 7) steuert die GATE-Eingänge (Pin 14, 16 des IC 5) der beiden Zähler CNT1 und CNT 2 (im IC 5) so, daß nur einer aktiv ist. Findet im aktiven Zähler ein Nulldurchlauf statt, kippt das Flip-Flop und aktiviert den anderen Zähler. Dieser Vorgang läuft periodisch ab.

Der auf der Anzeige eingestellte Frequenzwert wird vom Prozessor durch 2 dividiert und in die Zähler CNT 1 und CNT 2 geschrieben. Bei einer ungeraden Frequenz wird zum CNT 2 der Wert „1“ zusätzlich addiert. Auf diese Weise wird ein 17-Bit 1/n-Teiler mit einem Arbeitsbereich von 10 bis 131071 aufgebaut mit einer Auflösung von eins. Bei Frequenzen, die größer als 131071 Hz sind, setzt der Prozessor an P 60 von IC 4 einen L-Pegel. Nun wird der 1/2-Teiler (IC 9) aktiv. An Pin 3 von IC 8 liegt nur noch die halbe PLL-Oszillatorfrequenz an. Der PLL-Oszillator muß daher doppelt so schnell schwingen, um den Faktor von 1/2 wieder auszugleichen. Auf diese Weise kann die doppelte Frequenz bis zu 262142 Hz erzeugt werden, wobei die Auflösung auf 2 Hz sinkt. Der Ausgang des Flip-Flops (Pin 6, IC 7) wird zum Eingang e2 (IC 6, Pin 3) des Phasenkomparators zurückgeführt, womit der PLL-Regelkreis geschlossen ist.

Der Phasenkomparator steuert über Pin 1 und R 21 den Transistor T 15 an. D 14 leuchtet auf, wenn die Eingänge e1 und e2 des Phasenkomparators nicht phasengleich sind. Dies ist der Fall, wenn eine Frequenzänderung vorgenommen wurde, da der Oszillator sich erst auf die geänderte Frequenz einstellen muß. Dieser Einstellvorgang dauert nur rund eine Sekunde und D 14 erlischt wieder. D 14 zeigt also Insta-



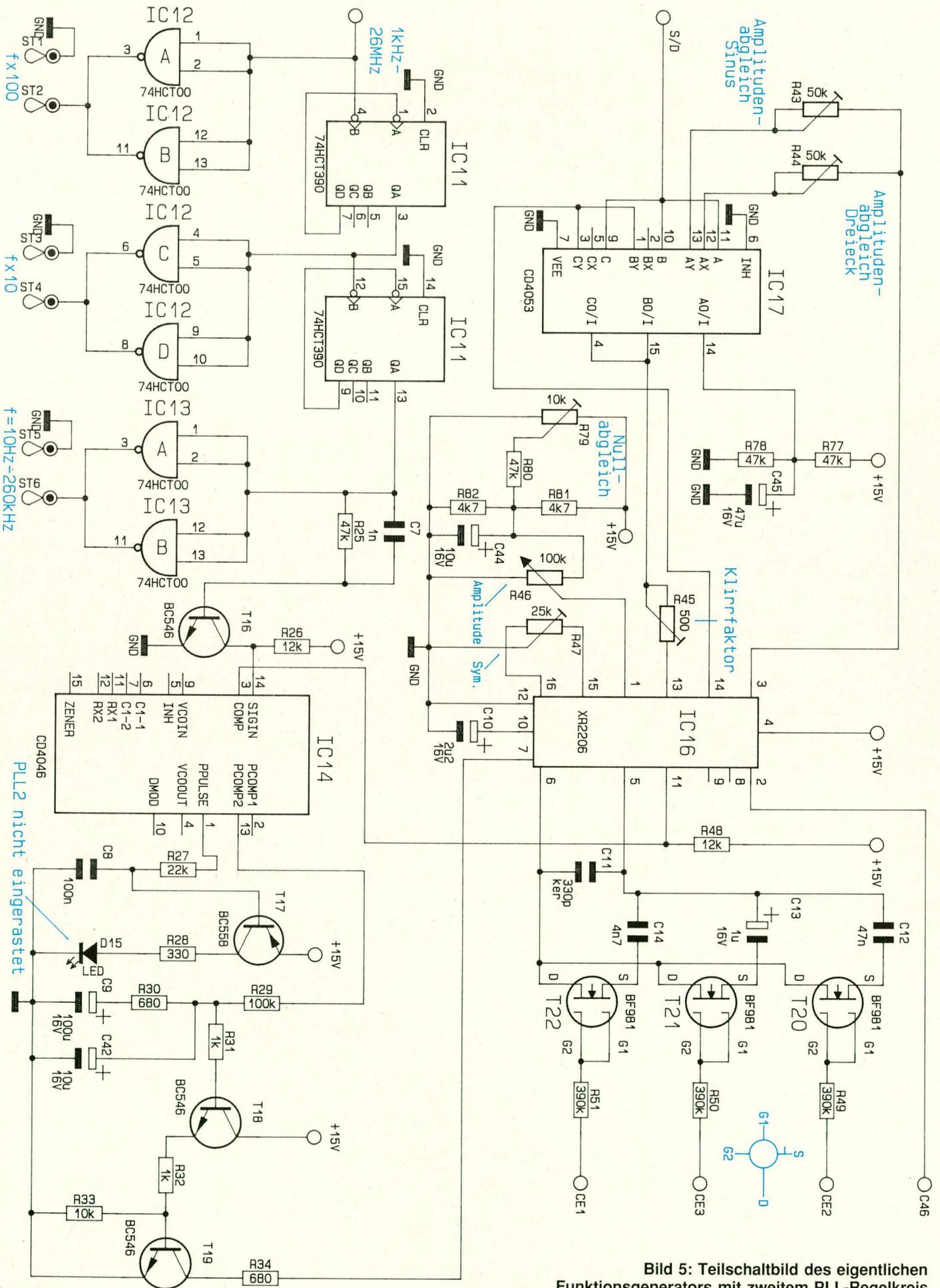


Bild 5: Teilschaltbild des eigentlichen Funktionsgenerators mit zweitem PLL-Regelkreis

bilitäten des PLL-Kreises an. Bei richtiger Arbeitsweise des Regelkreises bleibt D 14 nach dem Einschwingvorgang erloschen.

Über R 18 und T 14 fließt ein Strom in den PLL-Oszillator und beeinflusst seinen Arbeitsbereich. Je höher dieser Strom ist, desto schneller kann der Oszillator schwingen. R 19 und R 20 steuern T 14 soweit durch, daß über T 14 und R 18 der optimale Arbeitsbereich des PLL-Oszillators eingestellt wird. Es läßt sich somit ein sehr großer Frequenzhub und eine stabile PLL-Oszillatorfrequenz erreichen.

Mit den Tastern wird auf der Anzeige die gewünschte Ausgangsfrequenz eingestellt. Genaugenommen erfolgt dabei die Einstellung des Teilungsverhältnisses. Wie schon erwähnt, ist die PLL-Oszillatorfrequenz  $f_{osz} = 100 \cdot n$ . Also schwingt der Oszillator 100 mal schneller als benötigt. Insgesamt muß  $f_{osz}$  in 2dekadischen Stufen durch 100 geteilt werden.

### Der Funktionsgenerator

In Abbildung 5 ist das Teilschaltbild des eigentlichen Funktionsgenerators dargestellt. Hier finden wir auch den zweiten PLL-Regelkreis sowie die erforderlichen Vor-teiler, mit denen wir die Beschreibung dieses Schaltungsabschnittes beginnen wollen.

Über die Puffer IC 12 wird die PLL-Oszillatorfrequenz an den Ausgang „f x 100“ gelegt. Gleichzeitig gelangt sie zu IC 11, das 2 BCD-Teiler enthält. IC 11 teilt die PLL-Oszillatorfrequenz zweimal durch den Faktor 10. Nach der ersten Teilung wird die „Zwischenfrequenz“, die 1/10 der PLL-Oszillatorfrequenz beträgt, ebenfalls über einen Puffer an den Ausgang „f x 10“ gelegt. Nach der zweiten Teilung erhält man eine Frequenz, die der Anzeige entspricht. Sie wird über einen Puffer an den Ausgang „f“ gelegt.

Der bis zu diesem Punkt beschriebene Schaltungsteil stellt rein digitale Ausgangssignale (TTL-Pegel) zur Verfügung. Zur Erzeugung von Dreieck- und Sinusspannungen wird ein zweiter PLL-Regelkreis eingesetzt, der nach dem in Abbildung 2 gezeigten Prinzip aufgebaut ist. Als Referenzfrequenz an e1 dient die einstellbare Frequenz des ersten PLL-Kreises. Diese hat eine Rechteckform und entspricht genau dem Wert der Anzeige.

Von Pin 13 des IC 11 gelangt die Frequenz über R 25 und C 7 auf den Transistor T 16, der einen Pegelkonverter von 5 V (Versorgungsspannung des Digital-teils) nach 15 V (Versorgungsspannung des eigentlichen Funktionsgenerators) darstellt.

Der Phasenkomparator des zweiten PLL-Regelkreises (IC 14) steuert nun nicht wie im ersten Fall einen integrierten Rechteckoszillator, sondern einen externen spannungsgesteuerten Oszillator an. Hierbei handelt es sich um das bekannte Funktionsgenerator-IC XR 2206, das auch in den 1000fach bewährten ELV-Generatoren WFG 7000 und MG 7000 eingesetzt wurde.

An Pin 11 des XR 2206 (IC 16) steht eine Rechteckspannung mit der Frequenz des Oszillators an. Diese wird an e2 des Phasenkomparators (Pin 3 des IC 14) gelegt, wodurch der Phasenregelkreis geschlossen ist.

Über T 17 steuert der Phasenkomparator die LED D 15 an, die während des Einregelvorganges des zweiten PLL-Kreises kurz aufleuchtet.

Um den gesamten Frequenzbereich zu überstreichen, ist es erforderlich, die externen, frequenzbestimmenden Kondensatoren C 11 bis C 14 am Funktionsgenerator-IC 16 des Typs XR 2206 umzuschalten. Dies erfolgt mit den NMOS-Transistoren T 20 bis T 22, die im vorliegenden Fall als kapazitätsarme Schalter eingesetzt sind. Der Prozessor entscheidet, in welchem Frequenzbereich welcher Kondensator zuzuschalten ist.

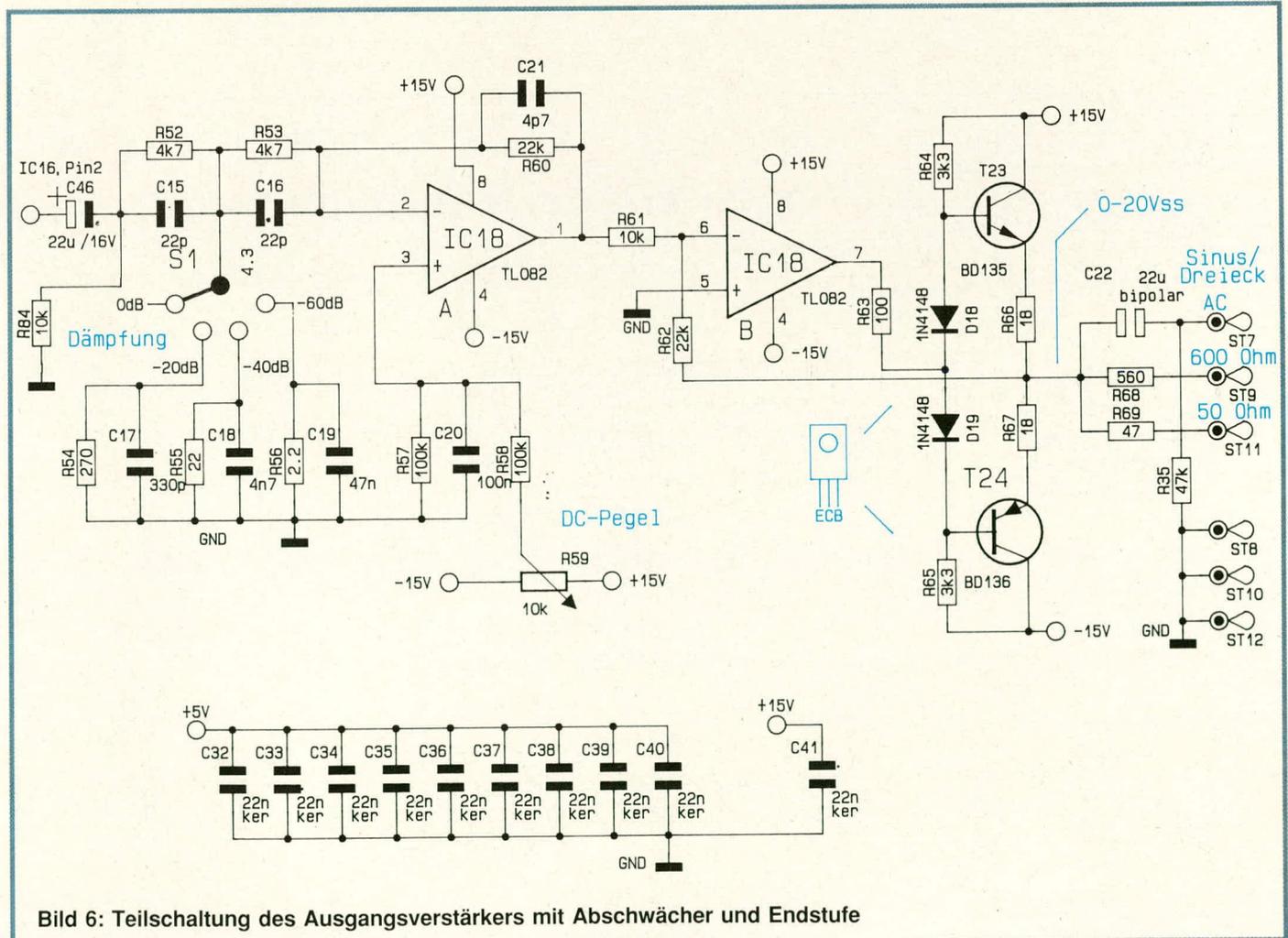


Bild 6: Teilschaltung des Ausgangsverstärkers mit Abschwächer und Endstufe

Mit dem XR 2206 können wahlweise sowohl Sinus- als auch Dreieckspannungen generiert werden. Die Umschaltung erfolgt über Analogschalter, von denen 3 Stück im IC 17 des Typs CD 4053 integriert sind. Einer davon nimmt die Sinus-Dreieck-Umschaltung vor, indem er den Trimmer R 45 mit Pin 14 des IC 16 verbindet, wodurch der XR 2206 nun eine Sinusspannung erzeugt. Ist der betreffende Schalter geöffnet, ergibt sich eine Dreieckfunktion.

Da die Funktionsumschaltung mit einer Amplitudenänderung verbunden ist, am Ausgang des Funktionsgenerators jedoch unabhängig von der eingestellten Funktion die gleiche vorgewählte Amplitude anstehen soll, wird eine getrennte Amplitudenvoreinstellung für Sinus- und Dreieckspannungen erforderlich. Der Prozessor legt an die S/D-Leitung ein L-Potential und IC 17 schaltet denjenigen Schalter durch, der die Einstellspannung des Trimmers R 44 auf den Amplitudensteuereingang Pin 3 des IC 16 legt. Führt die S/D-Leitung ein H-Potential, wird der Trimmer R 43 an Pin 3 des XR 2206 geschaltet. Dies ist immer dann der Fall, wenn am Ausgang eine Sinusspannung gewünscht wird. Auf diese Weise lassen sich mit den Trimmern R 43

und R 44 Amplitudendifferenzen zwischen Sinus- und Dreieck-Funktion ausgleichen, während der Trimmer R 45 zur Einstellung der Sinus-Kurvenform bei gleichzeitiger Klirrfaktorminimierung dient.

Die Symmetrie der Spannungen ist mit dem Trimmer R 47 einstellbar. Für die Amplitudenregelung im vollen Ausgangsspannungsbereich des Sinus- sowie Dreiecksignals ist das Potentiometer R 46 zuständig, das von der Frontplatte her zu bedienen ist. Mit R 79 kann in diesem Zusammenhang ein Feinabgleich der kleinstmöglichen Ausgangsspannung vorgenommen werden, die bei nahe 0 V liegt.

Auf den gesamten recht einfach durchzuführenden Abgleich gehen wir im zweiten und abschließenden Teil dieses Artikels noch ausführlich ein.

### Der Verstärker

Damit der Funktionsgenerator FG 7001 möglichst universell einsetzbar ist, wurde eine leistungsfähige Endstufe mit Vorverstärker und Abschwächer vorgesehen. Die entsprechende Teilschaltung ist in Abbildung 6 gezeigt. Die Ausgangsamplitude ist von 0 V bis 20 V<sub>eff</sub> stufenlos einstellbar. Zusätzlich kann die Amplitude in 20 dB-Schritten von 0 dB auf -20dB, -40dB und

-60dB über einen Drehschalter abgeschwächt werden. Hierdurch lassen sich auch sehr kleine Signale gut einstellen bei hohem Signal-/Rauschabstand. Mit dem Regler R 59 kann das Wechselspannungssignal gleichspannungsmäßig in weiten Bereichen verschoben werden. Bei der hier gewählten Schaltungsvariante liegt der Abschwächer vor dem DC-Pegeleinsteller. Dies hat den entscheidenden Vorteil, daß selbst bei sehr kleinen Signalen von wenigen Millivolt ein großer DC-Pegel von mehreren Volt überlagert werden kann.

Über den Kondensator C 46 gelangt das Signal auf den Stufen-Abschwächer, der mit dem Präzisions-Drehschalter S 1 und Zusatzbeschaltung aufgebaut wurde. Die Spannungsteilerwiderstände R 52 bis R 56 sind mit den Kondensatoren C 15 bis C 19 frequenzgang-kompensiert. Hiedurch ergibt sich eine hohe Einstelldynamik bei guter Übertragungscharakteristik. Eine Invertierung, Verstärkung und Pufferung erfolgt über den ersten von 2 im IC 18 integrierten Operationsverstärkern. Der Gleichspannungspegel ist über R 59 in Verbindung mit R 57, R 58 und C 20 im Bereich der halben Versorgungsspannung vorwählbar.

Der zweite im IC 18 enthaltene Operationsverstärker des Typs TL 082 arbeitet in

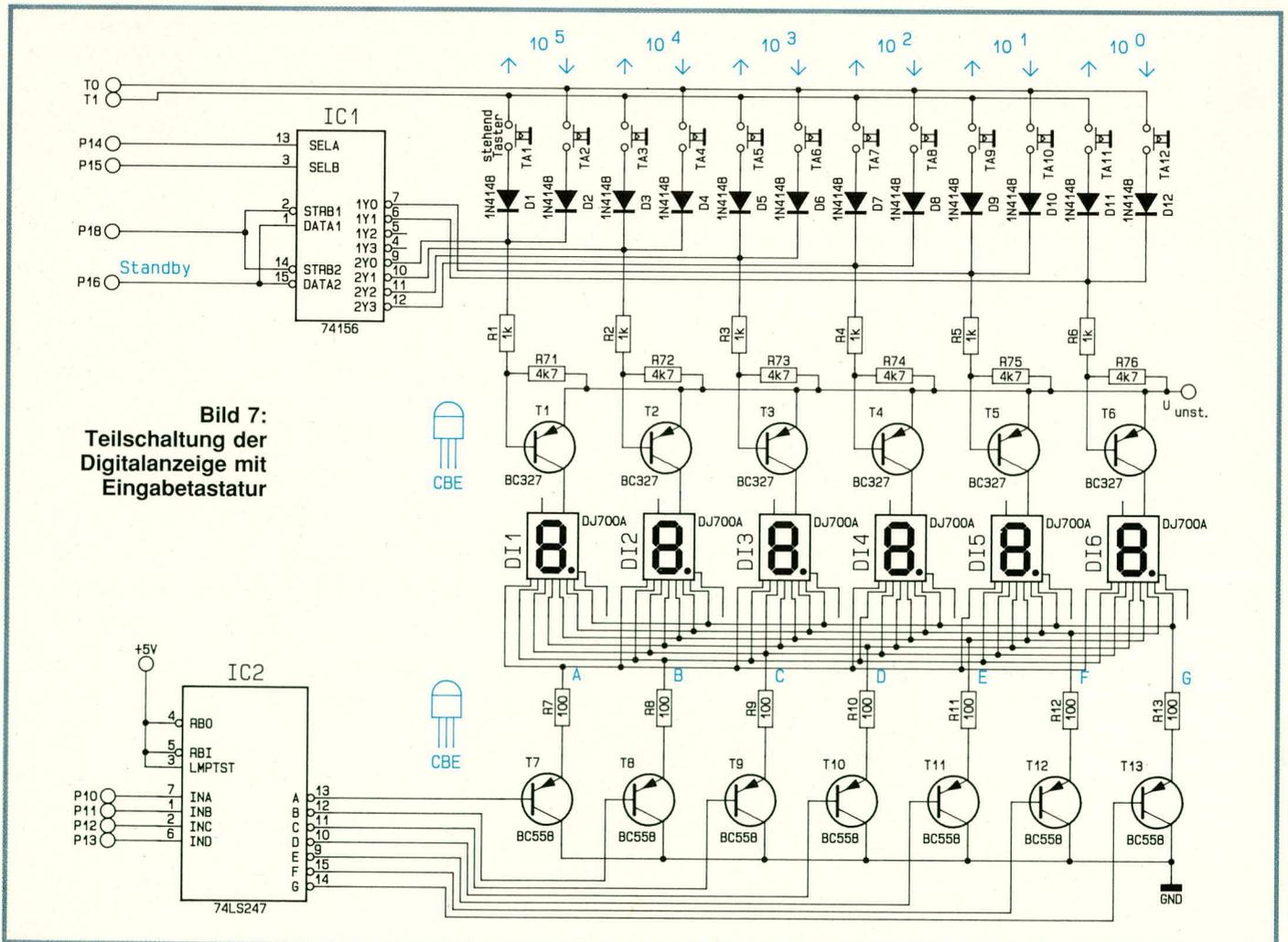


Bild 7: Teilschaltung der Digitalanzeige mit Eingabetastatur

Verbindung mit der schnellen Leistungs-Endstufe, die mit T 23, 24 und Zusatzbeschaltung aufgebaut ist. Die Rückkopplung erfolgt über R 62 direkt von den Emitterwiderständen R 66, R 67.

Das Ausgangssignal steht an 3 Ausgängen zur Verfügung. ST 7 wird durch C 22 von der Gleichspannung entkoppelt und besitzt somit nur einen Wechselspannungsanteil. ST 9 und ST 11 sind gleichspannungsgekoppelt und unterscheiden sich nur durch unterschiedliche Ausgangswiderstände wie sie im Laborbereich üblicherweise benötigt werden (ca. 600  $\Omega$  und ca. 50  $\Omega$ ).

## Ein- und Ausgabe

In Abbildung 7 ist das Teilschaltbild der Digitalanzeige mit der Eingabetastatur dargestellt. Die Frequenzanzeige sowie die Abfrage der Taster zur Frequenzeinstellung erfolgt im Multiplexverfahren. Beim IC 1 handelt es sich um einen „3 zu 8-Decoder“, der abhängig von einem 3 Bit-Wort einen seiner Ausgänge an L-Potential legt. Hierdurch steuert einer der zugehörigen Treibertransistoren T 1 bis T 6 durch. Auf diese Weise können die 6 7-Segmentanzeigen nacheinander angesteuert werden.

Die zugehörigen Segmenttreiber werden

durch T 7 bis T 13 mit den Strombegrenzungswiderständen R 7 bis R 13 realisiert. Deren Ansteuerung wiederum nimmt das IC 2 aus einem 4 Bit-Wort vor, bei gleichzeitiger Umsetzung in den 7-Segment-Code.

In eine Kurzform gebracht, könnte man diesen Sachverhalt auch folgendermaßen beschreiben:

Der Prozessor legt über IC 2 fest, welche Ziffer dargestellt wird, und bestimmt über IC 1 das zugehörige Digit. Dieser Vorgang spielt sich so schnell ab, daß für den Betrachter alle Digits gleichzeitig zu leuchten scheinen und sich eine stabile Anzeige ergibt.

Für die Tastenabfrage wird nur IC 1 verwendet. Die Ansteuerung der 6 Digits erfolgt, wie bereits beschrieben, der Reihe nach vom Prozessor. Sobald ein Digit eingeschaltet wird, fragt der Prozessor seine Eingänge T 0 und T 1 ab. Diese führen, wenn kein Taster betätigt wird, über R 16/ R 17 H-Pegel. Jeder der 8 Ausgänge des „3 zu 8-Decoders“ ist über Dioden mit 2 Tastern verbunden, von denen einer zu T 0 und der zweite zu T 1 führt. Nacheinander werden so die Ausgänge des „3 zu 8-Decoders“ auf L-Potential gelegt. Bei Betätigung eines Tasters, setzt dieser an T 0 oder

an T 1 einen L-Pegel, wenn der Ausgang des „3 zu 8-Decoders“, an dem er angeschlossen ist, L-Potential annimmt.

Der Prozessor überprüft nun bei jedem Digit, ob T 0 oder T 1 ein L-Potential führt und erkennt so, ob und welcher der entsprechenden Taster betätigt wurde. Die Steuersoftware erhöht die auf dem entsprechenden Digit angezeigte Ziffer, sofern T 1 L-Potential führt bzw. vermindert die dargestellte Ziffer um 1, sofern T 0 auf L-Potential liegt.

## Das Netzteil

Zur Versorgung des FG 7001 dient ein 14 VA-Netztrafo mit 2 getrennten Sekundärwicklungen (Abbildung 8).

Die erste 30 V/0,3 A-Sekundärwicklung besitzt eine Mittelanzapfung, so daß sich 2 Teilwicklungen zu je 15 V/0,3 A ergeben. Mit Hilfe der Dioden D 20 bis D 23 in Verbindung mit den Pufferkondensatoren C 23 und C 26 erfolgt die Gleichrichtung und Pufferung. Die beiden Festspannungsregler IC 19 und IC 20 nehmen eine Stabilisierung auf +15 V bzw. -15 V vor, zur Versorgung der Leistungsendstufe und des eigentlichen Funktionsgenerators. C 24, 25, 27, 28 dienen der allgemeinen Stabilisierung und Schwingneigungsunterdrückung.

Zur Versorgung des Digitalteils einschließlich der 7-Segment-Anzeigen steht eine zweite Sekundärwicklung (8 V/0,5 A) zur Verfügung. Die Gleichrichtung erfolgt über D 24 bis D 27 und die Pufferung durch C 30. Auch hier nimmt ein Festspannungsregler in Verbindung mit C 29 und C 31 die Stabilisierung vor - in diesem Falle auf 5 V.

Um den Stromverbrauch auf ein Minimum zu reduzieren, kann der Funktionsgenerator in den Standby-Betrieb geschaltet werden und der Prozessor sperrt über R 37 den Schalttransistor T 25, der daraufhin das Relais RE 1 abfallen läßt - die Betriebsspannung für den Analogteil ist deaktiviert. Der Hauptstromverbrauch im Digitalteil resultiert aus der Anzeige, die ohne zusätzlichen Schaltaufwand vom Prozessor dunkelgetastet wird. Der nun noch verbleibende Strombedarf ist vergleichsweise gering, wobei im wesentlichen der zentrale Single-Chip-Prozessor aktiviert bleibt. Der Vorteil liegt darin, daß sämtliche Einstellwerte des FG 7001 unmittelbar nach Betätigen der Standby-Taste wieder zur Verfügung stehen. Soll das Gerät komplett ausgeschaltet werden, ist der Netzstecker zu ziehen. In diesem Falle wird nach dem Wiedereinschalten ein „Kaltstart“ mit der Grundfrequenz von 1000 Hz vorgenommen.

Im zweiten und abschließenden Teil dieses Artikels werden Nachbau und Inbetriebnahme dieses Gerätes beschrieben. **ELV**

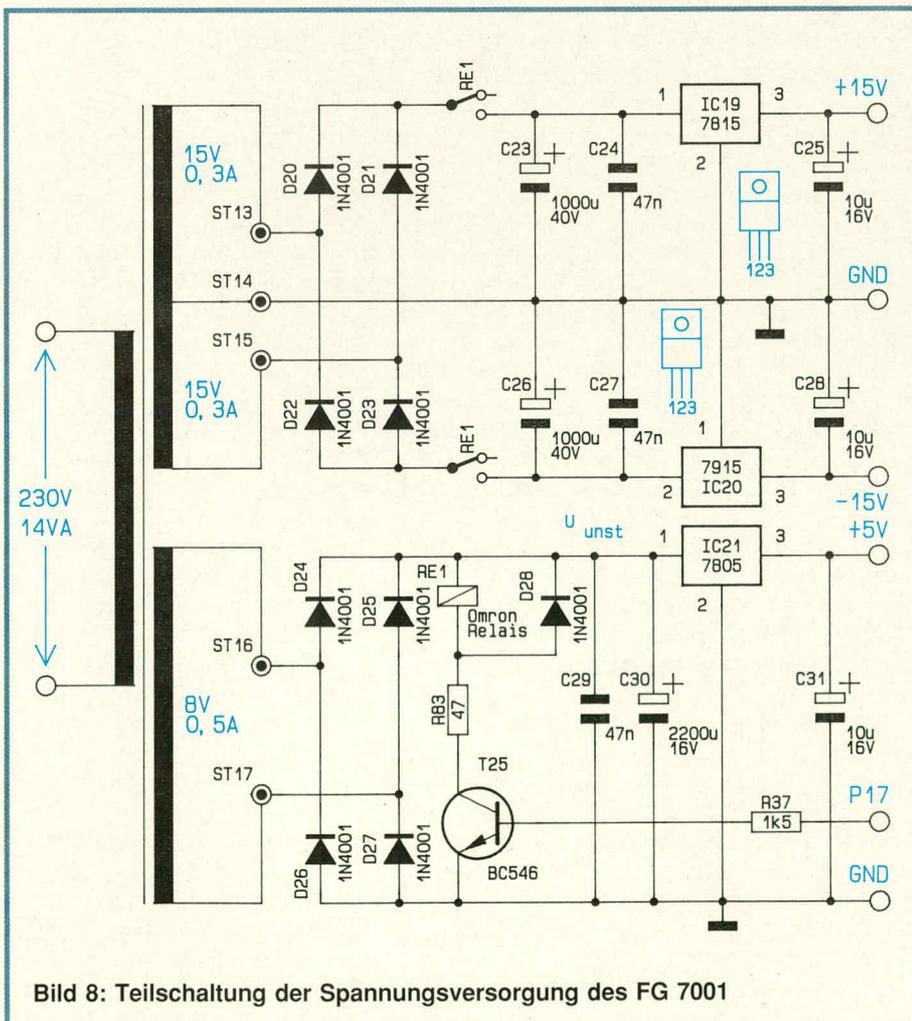


Bild 8: Teilschaltung der Spannungsversorgung des FG 7001