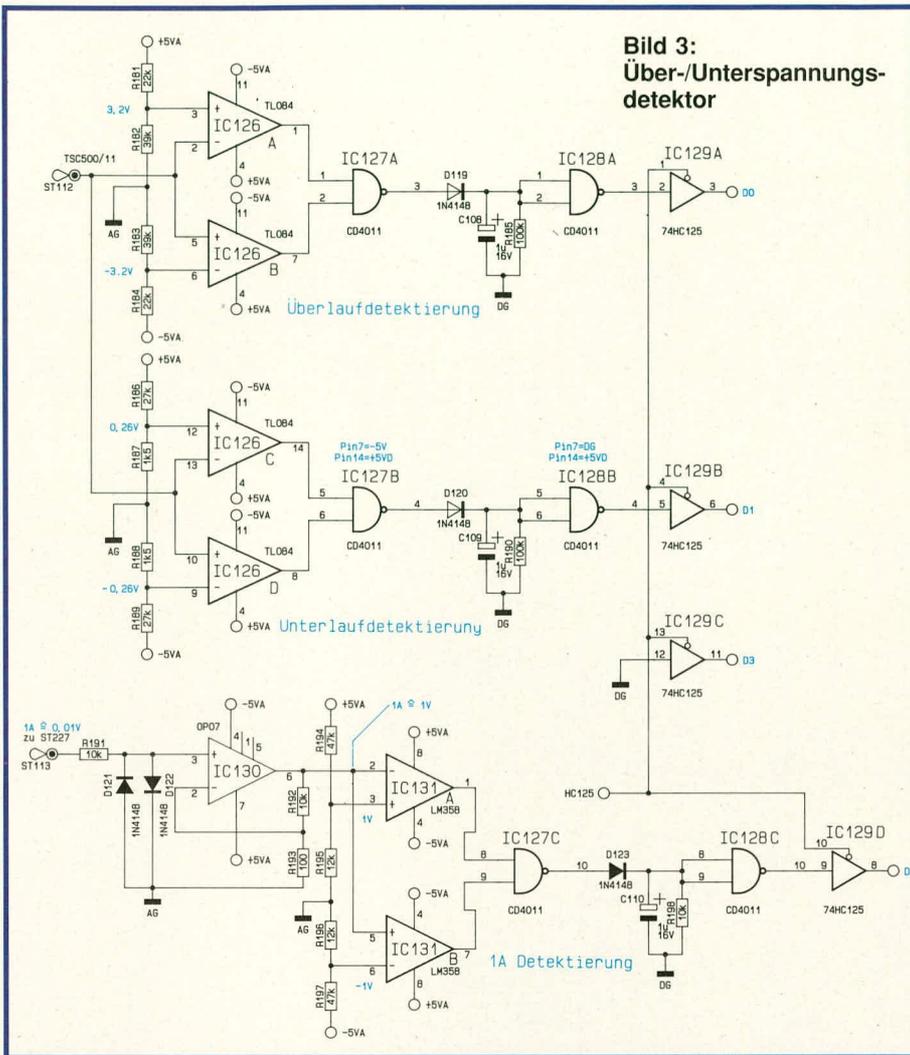




**Bild 3:  
Über-/Unterspannungs-  
detektor**



7002 erforderlichen Spannungen. Die Hauptwicklung, die eine Mittelanzapfung besitzt, liefert die Spannung für die Anzeigen, den Digitalteil sowie für den Analogteil. Für diese Versorgung wurde eine doppelte Einweggleichrichtung gewählt. Die gesiebte unregulierte 8 V-Spannung versorgt die 7-Segment-Anzeigen mit dem erforderlichen Strom. Der 5 V Spannungsregler IC 32 liefert in Zusammenarbeit mit dem Negativ-Spannungsregler IC 34 vom Typ 7905 eine konstante  $\pm 5$  V Spannungsversorgung für den gesamten Analogteil des DMM 7002. Ein weiterer Spannungsregler, IC 33 des Typs 7805, liefert die Versorgungsspannung für den Digitalteil des Multimeters. Ein Netzschalter ist nicht vorgesehen, da eine Abschaltung über die Standby-Taste, die sich auf der Frontplatte befindet, alle stromintensiven Schaltungsteile abschaltet. Der Reststrom im Standby-Betrieb ist nahezu vernachlässigbar.

### Ansteuerung der Umschaltrelais

In Bild 5 ist die komplette Ansteuerung für die 16 Siemens Relais sowie für die 6 Reed-Relais, die für die Anwahl der Widerstands-Meßbereiche zuständig sind, abgebildet.

IC 28, 29 und IC 30 vom Typ 74 HC 374 beinhalten jeweils einen 8 Bit-Zwischenspeicher, welcher die Treiber für die Relais ansteuert.

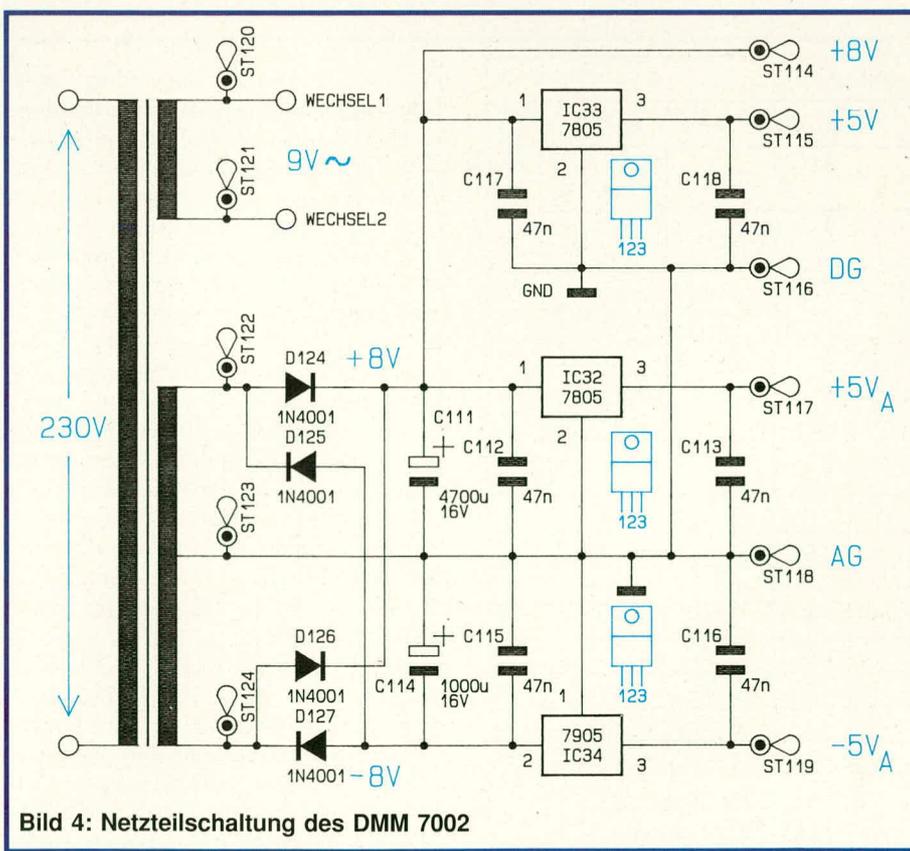
### Die Anzeigensteuerung

In Abbildung 6 ist das Teilschaltbild der Displayansteuerung der Eingabetasten sowie der Statusdioden gezeigt.

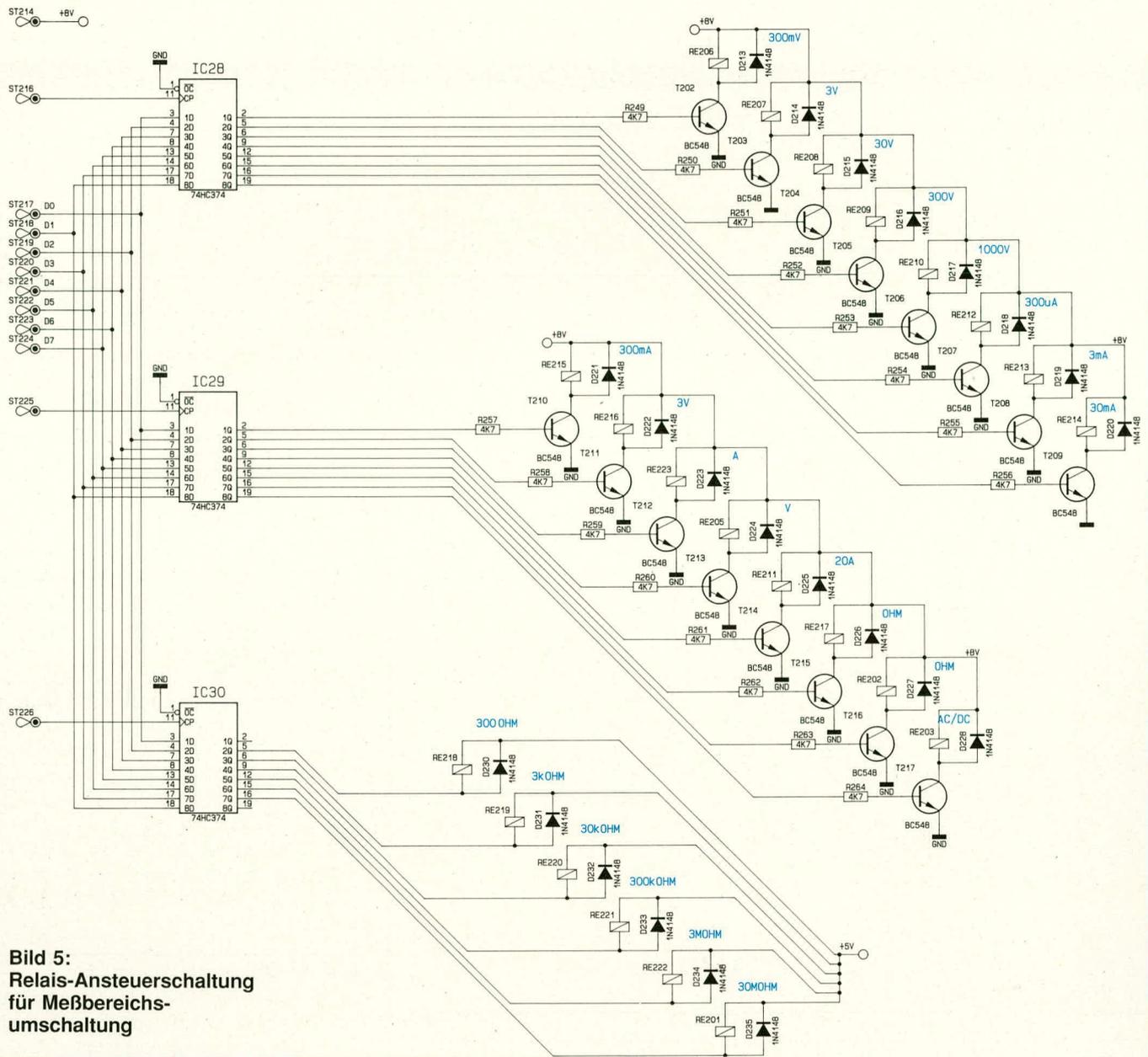
Die Ansteuerung der insgesamt 8 Digits (6 7-Segment-Anzeigen, 2 alphanumerische Anzeigen sowie 12 Leuchtdioden) erfolgt im Multiplexbetrieb. Zur Decodierung des Binär-Codes für das jeweils aktive Digit dient IC 11 des Typs 74 LS 145, das direkt über einen 8 Bit Zwischenspeicher seine Eingangsdaten erhält. Über die Open-Kollektorausgänge dieses ICs werden in Verbindung mit den Vorwiderständen R 112 bis R 119 die PNP-Transistoren T 1 bis T 8 angesteuert. Jeweils einer dieser Transistoren schaltet die gemeinsame Anode der zugehörigen 7-Segment- oder alphanumerische Anzeige auf positive Versorgungsspannung (+ 8 V).

Die Ansteuerung der Segmente, der Dezimalpunkte sowie der LEDs D 102 bis D 113 erfolgt über die Transistoren T 9 bis T 21. Zur Begrenzung der Segmentströme dienen die Vorwiderstände in den Kollektorleitungen dieser Transistoren (R 120 bis R 132).

Angesteuert werden die 7-Segment-Treiber-Transistoren vom IC 12 und IC 13 des Typs 74 LS 374 (Bild 7) über die Basisvorwiderstände R 133 bis R 158. Die 7-Segment-Decodierung sowie die Ansteuerung



**Bild 4: Netzteilerschaltung des DMM 7002**



**Bild 5:**  
Relais-Ansteuerschaltung  
für Meßbereichs-  
umschaltung

Der unterschiedlichen Leuchtdioden übernimmt der Prozessor. Des weiteren ist in Abbildung 6 die Teilschaltung zur Abfrage der 6 Bedientasten sowie der 6 Statusdioden dargestellt. Die Abfrage erfolgt über die Prozessoreingänge T 0 und T 1. Bei unbetätigten Tasten wird das Potential an diesen hochohmigen Eingängen mit 0 V durch die Widerstände R 204 und R 207 vorgegeben. Zur gegenseitigen Entkopplung sind die Dioden D 128 bis D 133 eingesetzt, während mit den Dioden D 134 bis D 139 die Adresse und Übertragungsparameter der seriellen Schnittstelle decodiert werden. Die Zuordnung dieser Dioden ist in Tabelle 1 dargestellt. Die Abfrage der Eingänge T 0 und T 1 erfolgt synchron mit der Multiplexfrequenz und wird vom Prozessor der entsprechenden Funktion zugeordnet.

**Das Hauptschaltbild**

In Abbildung 7 ist das Teilschaltbild der zentralen Mikroprozessorsteuerung dargestellt. IC 12 und IC 13 enthalten, wie bereits erwähnt, die Zwischenspeicher für die Digit- und Segment-Informationen. Darüber sind die beiden Zähler IC 8 und IC 9

Tabelle 1:			
Diodencodierung			
Diode	eingesetzt	entfernt	
D 134	keine Parität	mit Paritätsprüfung	
D 135	gerade (even) Parität	ungerade (odd) Parität	
D 136	2 Stopbits	1 Stopbit	
D 139	D 138	D 137	eingestellte Ansprechadresse
0	0	0	"0"
0	0	1	"1"
0	1	0	"2"
0	1	1	"3"
1	0	0	"4"
1	0	1	"5"
1	1	0	"6"
1	1	1	"7"
0 = Diode eingesetzt 1 = Diode entfernt			

für den A/D-Wandler angeordnet. Diese Zählerausgänge steuern die beiden Bustreiber IC 6 und IC 7 an. Die beiden Bustreiber werden zyklisch, nachdem die Analog-Digitalwandlung abgeschlossen ist, vom Steuerprozessor IC 14 ausgelesen.

Der Single-Chip CMOS Mikroprozessor des Typs ELV 8708 stellt in Zusammenarbeit mit dem externen Programmspeicher IC 16 das Herzstück der Schaltung dar. Bei dieser recht aufwendigen Ansteuerschaltung ist sowohl das interne ROM des IC 14 als auch der Programmspeicher von IC 16 für die Bediensoftware erforderlich. Dieser Kunstgriff wurde angewandt, um den großen Speicherbedarf des Prozessors des DMM 7002 abzudecken. Wesentliche Teile des Programms sind im ROM des ELV 8708 enthalten, während weitere Teile im externen Programmspeicher IC 16 des Typs ELV 8930 untergebracht sind. Beim IC 15 des Typs 74 HC 373 handelt es sich um einen 8fach-Adressenspeicher, der eine Zwischenspeicherung vornimmt, während sich der Prozessor (IC 14) Daten von IC 16 holt.

Die Taktfrequenz des Prozessor-Systems

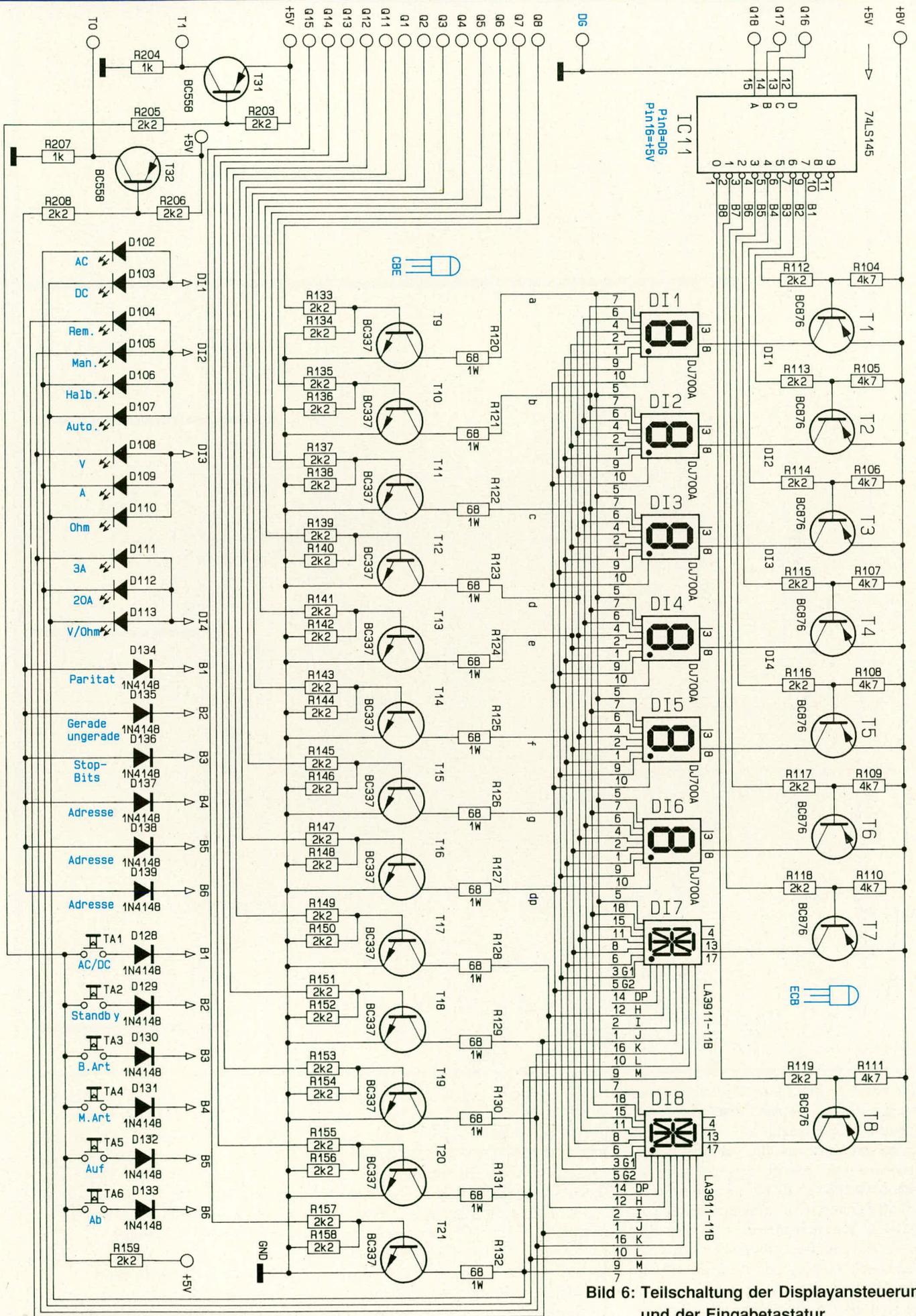
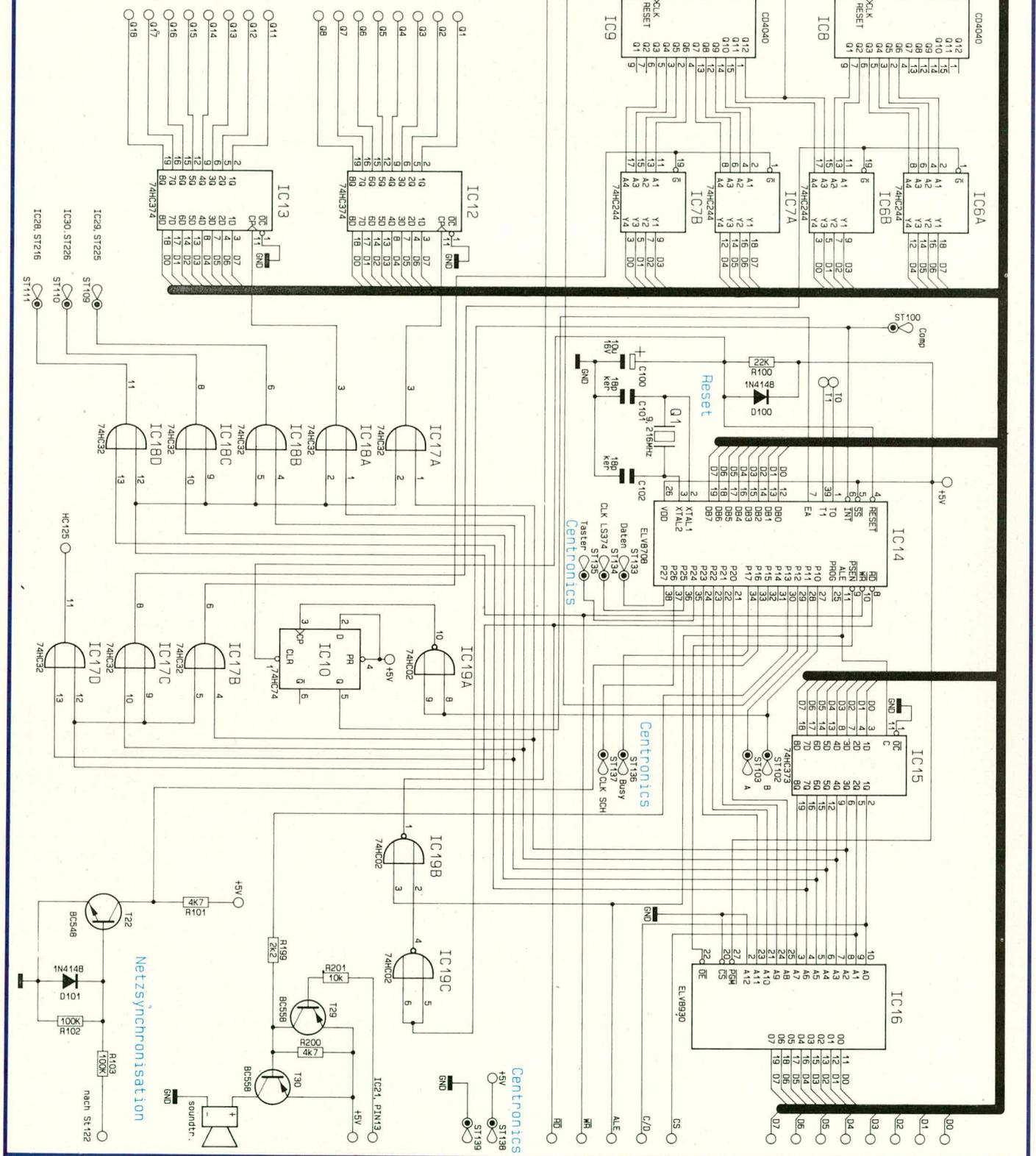


Bild 6: Teilschaltung der Displayansteuerung und der Eingabetastatur

**Bild 7: Teilschaltung der zentralen Mikroprozessorsteuerung mit Peripherie**



wird vom Quarz Q 1 in Verbindung mit der integrierten Oszillatorschaltung auf 9,216 MHz festgelegt.

Die Ansteuerung der verschiedenen Bustreiber und Zwischenspeicher erfolgt getrennt nach Schreib- und Lesezugriff über die Oder-Gatter IC 17 und IC 18 vom Typ 74 HC 32. Die Vergatterung erfolgt so, daß jeweils nur ein Ausgang eines Oder-Gatters je nach Schreib- oder Lesezugriff und angewählter Adresse kurz auf Low-Pegel wechselt. Dieses veranlaßt dann bei einem

Lesezugriff den angewählten Bustreiber, seine Daten auf den Datenbus zu legen. Bei einem Schreibzugriff übernimmt der angesprochene Zwischenspeicher die Daten, welche vom Mikroprozessor auf den Datenbus gelegt werden.

Die Netzsynchronisation des DMM 7002 erfolgt über R 103, welcher den Transistor T 22 ansteuert. Dieser wiederum stellt an seinem Kollektor das Synchronsignal für den Hauptprozessor zur Verfügung.

Für die akustische Ausgabe des Durch-

gangsprüfers sorgt der mit den beiden Transistoren T 29 und T 30 und dem Sound-Transducer aufgebaute Schaltungsteil. Der Prozessor gibt über R 199 den 2 kHz Takt frei, welcher von IC 21 Pin 13 über R 201 kommt und versorgt somit den angeschlossenen Sound-Transducer mit der erforderlichen Ansteuerspannung.

### Die V 24 B-Schnittstelle

In Abbildung 8 ist das Teilschaltbild der V 24 B-Schnittstelle abgebildet. Haupt-

bestandteil dieser Schaltung ist IC 20 des Typs 82 C 51. Hierbei handelt es sich um einen komplexen Schnittstellenbaustein, der seine Daten vom Mikroprozessor IC 14 über den angeschlossenen Datenbus erhält. Daraufhin setzt dieser Baustein eigenständig die zu sendenden und zu empfangenden Signale entsprechend um. Mit IC 21 des Typs CD 4040 wird der an Pin 10 anstehende Prozessortakt heruntergeteilt und je nach Stellung der Jumper dem IC 20 zugeführt. Hierdurch wird der für die Baudrate erforderliche Takt festgelegt, um die V 24 B-Schnittstelle universell einsetzen zu können. Der Baustein IC 20 wird mit parallelen Daten des Mikroprozessors gespeist und stellt seriell empfangene Daten im 8 Bit-Parallelformat zur Verfügung. Die Umwandlung parallel-seriell und umgekehrt sowie die Erzeugung des Datenrahmens bzw. der

Decodierung führt dieser Baustein komplett aus.

Nach dem Einschalten erhält das IC 20 einen Reset-Impuls und wird in den ersten Programmschritten des Mikroprozessors initialisiert, d.h. intern auf das Datenformat eingestellt. Dieses Format ist mit 8 Datenbits fest vorgegeben. Das Parity-Bit und die Anzahl der Stop-Bits kann mit Hilfe der Dioden D 134 bis 136 eingestellt werden (Tabelle 1). Über einen Jumper wird die Baudrate an der Steckleiste JP 1 bis JP 6 eingestellt. Die Taktfrequenz für das Senden und Empfangen entspricht dem 16fachen der Baudrate und wird durch den Teiler IC 21 erzeugt. Am Clock-Eingang dieses ICs liegt der Prozessortakt ALE an (Quarz-Frequenz geteilt durch 15) und stellt an den Ausgängen, die für die verschiedenen Baudraten erforderlichen Frequenzen

zur Verfügung.

Die 4 zur seriellen Schnittstelle gehörenden Leitungen CTS und TxD für den Sender bzw. RxD und RTS für den Empfänger sind über Optokoppler galvanisch vom Potential des DMM 7002 getrennt. Die Versorgungsspannung für den Betrieb der rechnerseitigen Treiberstufen wird über eine separate Trafowicklung (9 V/100 mA) versorgt (Bild 4).

Über die Gleichrichterdiode D 116 wird in Verbindung mit dem Elko C 104 die positive Versorgungsspannung und mit D 117 und C 106 die negative Versorgungsspannung von jeweils ca. 12 V erzeugt. Dies entspricht dem genormten Pegel der RS 232 Schnittstelle, die wiederum in gleicher Weise wie eine V 24-Schnittstelle zu betreiben ist.

Die Empfangsleitungen des IC 20 (CTS

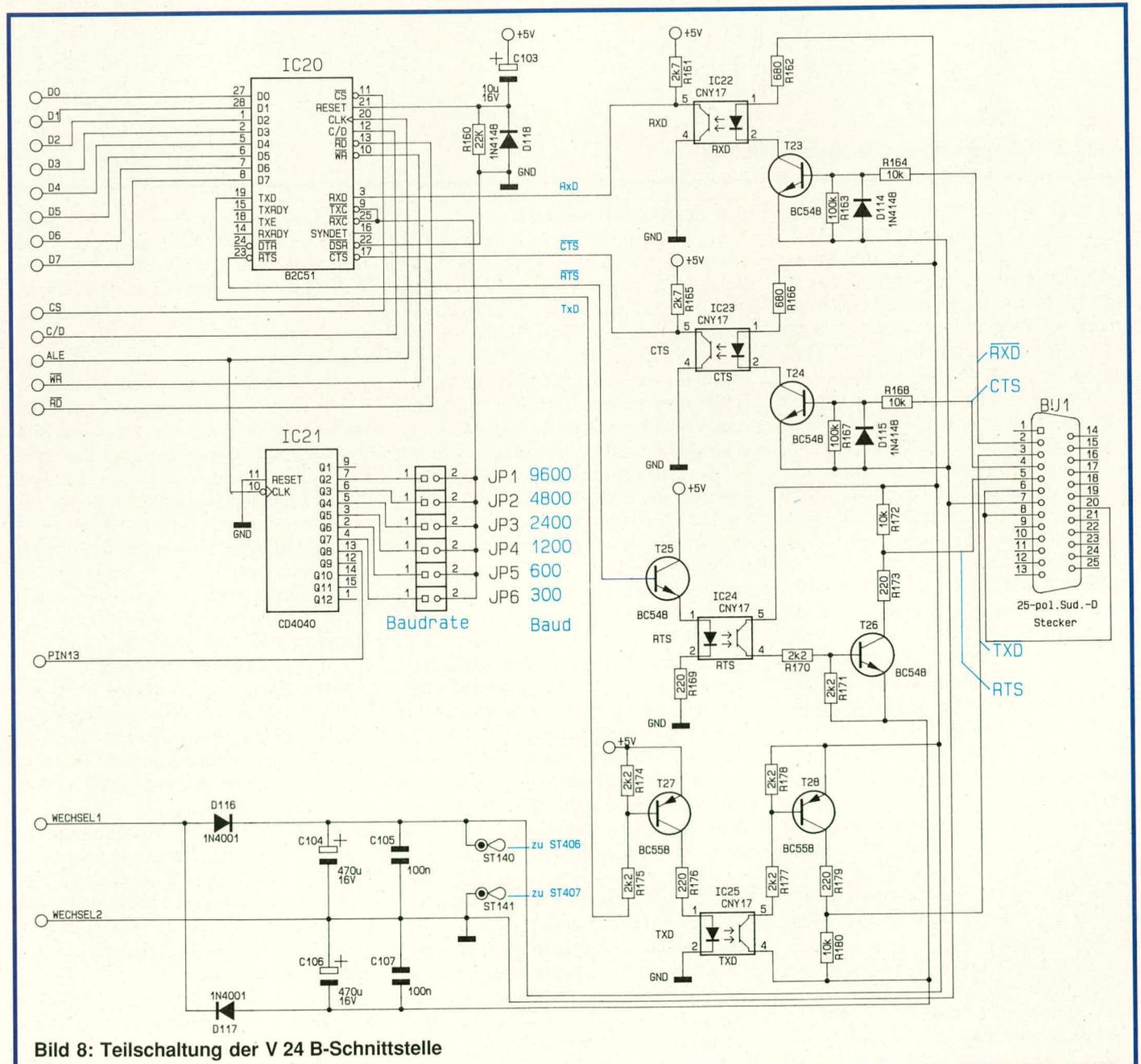
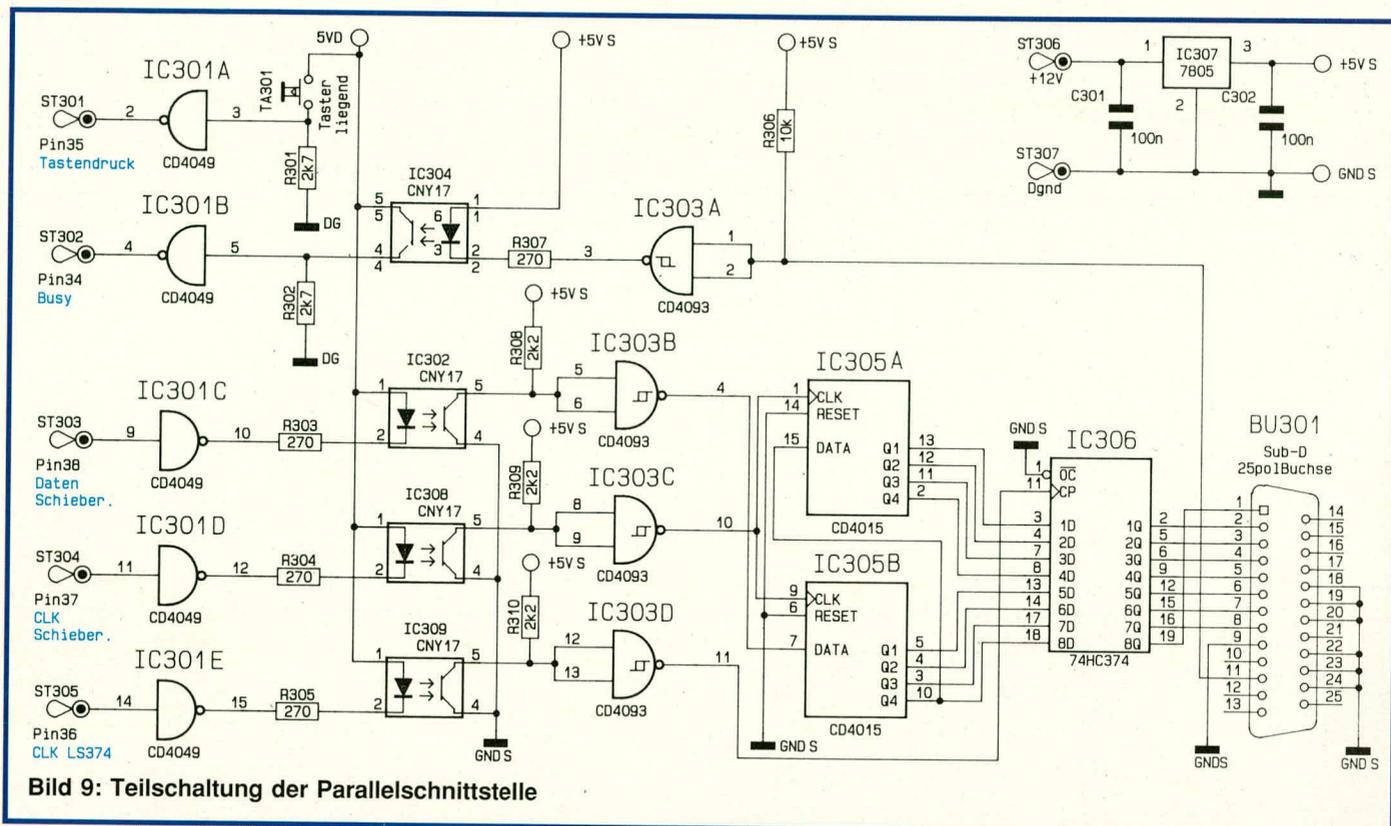


Bild 8: Teilschaltung der V 24 B-Schnittstelle



**Bild 9: Teilschaltung der Parallelschnittstelle**

und RxD) werden über die Optokoppler IC 22 und IC 23 angesteuert. R 161 und R 165 definieren hierbei den Arbeitspunkt der Optokoppler-Transistoren. Die Ansteuerung der Leuchtdioden in den Optokopplern erfolgt über die Transistoren T 23 und T 24 in Verbindung mit den Strombegrenzungswiderständen R 162 und R 166. Angesteuert werden die Transistoren über die Basisvorwiderstände R 164 und R 168 mit den Ableitwiderständen R 163 sowie R 167. D 114 und D 115 dienen als Schutz der Basis-Emitterstrecke bei negativem Eingangsspegel. Über die Transistoren T 25 und T 27 steuern die Ausgangsleitungen TxD und RTS die Leuchtdioden der Optokoppler IC 24 und IC 25. Die Transistoren dieser beiden Optokoppler arbeiten auf die Leitungstreiber T 26 und T 28. R 173 und R 179 sorgen in diesem Zusammenhang für eine Kurzschlußfestigkeit der Ausgänge. Die Treiberstufe der TxD-Leitung unterscheidet sich von der RTS-Leitung durch den inversen Aufbau. Dies ist erforderlich, damit im Ruhezustand der Schnittstelle (TxD: Low-Pegel und RTS: High-Pegel) diese Anschlüsse relativ hochohmig sind und von anderen parallel liegenden Geräten genutzt werden können. Alle 4 Treiberstufen haben eine Inverterfunktion und erfüllen damit die in der V 24-Norm festgelegten Leitungspegel.

In diesem Zusammenhang verweisen wir auf den Artikel „Die V 24 B-Schnittstelle“ (ELV journal 4/89 Seite 9 bis Seite 11), welcher im speziellen auf die Eigenschaften der V 24 B-Schnittstelle eingeht.

### Die Parallelschnittstelle

In Abbildung 9 ist das komplette Teilschaltbild der Parallelschnittstelle dargestellt. Da auch hier eine galvanische Trennung (ähnlich wie bei der V 24 B-Schnittstelle) zwischen dem Potential des DMM 7000 und der Schnittstelle stattfinden muß, wurde bei der Übertragung der Daten zur Parallelschnittstelle eine seriell synchrone Übertragung gewählt. Hierdurch kann die Anzahl der Optokoppler von 8 auf 3 reduziert werden. Die vom Mikroprozessor ankommenden Daten werden vom Treiber IC 301 invertiert und gelangen über die Strombegrenzungswiderstände R 303 bis R 305 auf die Sendedioden der Optokoppler IC 302, IC 308 und IC 309.

Den Arbeitspunkt der 3 Empfänger bestimmen die Widerstände R 308 bis R 310. Darauf folgen noch die Schmitt-Triggerinverterbausteine IC 303. Die seriell übertragenen Daten gelangen getaktet über den CLK-Eingang in das Schieberegister IC 305. Nachdem die Daten parallel an den Ausgängen dieses Schieberegisters anliegen, erfolgt mit Hilfe einer Steuerleitung die Übernahme dieser Daten in den 8 Bit Zwischenspeicher IC 306 vom Typ 74 HC 374. Das achte Bit wurde in diesem Zusammenhang nicht für D 7 der Parallelschnittstelle verwendet, sondern bedient hier das Strobe-Signal. D 7 der Parallelschnittstelle wurde fest auf Massepotential gelegt, da die ASCII-Zeichen, die übertragen werden, nur im Bereich von 0 bis maximal 127 liegen und somit das Bit D 7 immer auf Low-Potential liegt. Die zweite Hands-

hake-Leitung (Pin 11 von BU 301) ist die Busy-Signalleitung. Das Signal gelangt über den Schmitt-Triggerbaustein IC 303 und R 307 auf den Optokoppler IC 304, welcher an seinem Ausgang auf den Widerstand R 302 arbeitet. Dieses Signal wird noch einmal invertiert und gelangt so zum Prozessor, der diese Information weiterverarbeitet.

Des weiteren ist auf dieser Leiterplatte noch ein Taster vorgesehen, mit dessen Hilfe die Ausdruckhäufigkeit in weiten Bereichen eingestellt werden kann. Die Ausdruckhäufigkeit kann kontinuierlich, im 1-, 10-, 30-Sekunden oder 1-, 10-, 30-, 60-Minuten-Abstand erfolgen. Nach jeder Tastenbetätigung erscheint für ca. 5 Sekunden die Ausdruckhäufigkeit auf dem Anzeigendisplay. Dieser Taster braucht nicht über Optokoppler potentialmäßig getrennt zu werden, da sein Gehäuse schon isoliert gegenüber dem Potential vom DMM 7002 ist.

Die Versorgungsspannung erhält dieses Modul über die gleichgerichtete Spannung der V 24 B-Schnittstelle und wird mit Hilfe des Spannungsreglers IC 307 vom Typ 7805 auf 5 V geregelt.

Die Pinbelegung der 25poligen Sub-D-Buchse BU 301 ist identisch mit der eines IBM-PC-XT/AT oder kompatiblen Computers. Somit kann für den Druckeranschluß ein Standardkabel mit 25poligem Sub-D-Stecker und 36poligem Centronics-Stecker (Cannon) verwendet werden.

In der kommenden Ausgabe des ELV journals wird im 4. Teil dieses Artikels der Nachbau und die Inbetriebnahme des DMM 7002 ausführlich beschrieben. **ELV**