



Teil 1

Infos zum Bausatz

im ELV-Web-Shop

#1271

Vielseitiges Laborgerät – Universal-Puls-Generator

Der UPG 200 ist der Nachfolger des erfolgreichen UPG 100. Er basiert auf einem leistungsfähigen Mikrocontroller und ist über nur wenige Tasten und einen Drehimpulsgeber – unterstützt von einem grafischen OLED-Farbdisplay – einfach programmier- und bedienbar. Neu sind auch das Erzeugen von kompletten Pulsfolgen über die zugehörige Software auf dem PC und das autarke Abrufen dieser Pulsfolgen aus dem UPG 200 sowie die Ausgabe eines PWM-Signals.

| | |
|--|---|
| Geräte-Kurzbezeichnung: | UPG 200 |
| Versorgungsspannung: | USB-powered |
| Stromaufnahme: | max. 250 mA |
| Zeiten: | 10 μ s bis 99,99999 s für Puls und Pause getrennt einstellbar |
| Puls-Anzahl: | 1 bis 9999 Zyklen, kontinuierliche Ausgabe |
| Trigger-Eingang: | negative Flanke, Low-Pegel max. 1 V, positive Flanke, High-Pegel min. 3 V |
| Ausgang 1 (Digital-out): | einstellbarer Spannungspiegel von 2 bis 5 V _{cc} , 50 Ω Ausgangswiderstand |
| Ausgang 2 (OC-out): | Open Collector (max. 30 V/100 mA), I _{out} = 20 mA @ U _{out} = 0,3 V, I _{out} = 40 mA @ U _{out} = 0,5 V, I _{out} = 80 mA @ U _{out} = 1,0 V |
| Max. Leitungslänge an allen BNC-Buchsen: | 1 m |
| Schutzart: | IP20 |
| Umgebungstemperatur: | 5 bis 35 °C |
| Abmessungen Gehäuse (B x H x T): | 106 x 176 x 55 mm |
| Gewicht: | 264 g |

Technische Daten

Rechenpower inside

Der Nachfolger des erfolgreichen UPG 100 erscheint im gleichen hochwertigen Pult-Gehäuse, wurde jedoch mit modernerer Technik ausgestattet als sein mittlerweile 6 Jahre alter Vorgänger.

Das Haupteinsatzgebiet des UPG 200 sind die in der Messtechnik oft benötigten Signale mit genau definierbaren Puls- und Pause-Zeiten. Der neue Universal-Puls-Generator UPG 200 erlaubt durch den Einsatz eines Mikrocontrollers die separate Einstellung dieser Zeiten im Bereich von 10 μ s bis 99,99999 s. Der leistungsfähige ARM-Controller, ein STM32F107RC, sorgt für die nötige Rechenleistung und ermöglicht damit die präzise Einhaltung der Zeitvorgaben.

Durch den Einsatz einer Tasten-Drehimpulsgeber-Kombination und eines grafischen Vollfarb-Displays ist die Bedienung des UPG 200 schnell und einfach möglich.

Neben der Erzeugung einfacher Impulsfolgen über die Einstellungen am Gerät selbst ist mit einer dazugehörigen PC-Software die Definition kompletter Pulsfolgen möglich, die aus bis zu 250 Puls- und-

Pause-Zeit-Kombinationen bestehen. Diese Pulsfolgen können dann auf dem UPG 200 gespeichert und somit später – auch ohne PC-Anbindung – verwendet werden. Diese neue Funktion stellt einen enormen Vorteil gegenüber dem UPG 100 dar.

Eine weitere Neuerung ist der PWM-Modus. Dieser Modus erlaubt die schnelle Auswahl eines PWM-Signals mit fest definierten Frequenzen, bei dem sich anschließend das Puls-Pause-Verhältnis des PWM-Signals in 1%-Schritten einstellen lässt. Eine variabel einstellbare Ausgangsspannung, ein Open-Collector-Ausgang, ein externer Triggereingang sowie die Möglichkeit zur Eingabe der Zyklenanzahl bei erstellten Pulsen runden die Features dieses Gerätes ab.

Schaltung

Kommen wir nun zur Schaltungsbeschreibung, in Bild 1 und Bild 2 ist die komplette Schaltung der UPG-200-Basisplatte dargestellt, Bild 3 zeigt das Schaltbild der OLED-Displayplatine.

Spannungsversorgung

Für den Betrieb des UPG 200 werden verschiedene Spannungen benötigt. Das Schaltbild der einzelnen Spannungsversorgungswege ist in Bild 1 zu sehen.

Die Eingangsspannungsversorgung +USB des UPG 200 wird über die USB-Buchse BU1 bereitgestellt.

Mit den beiden P-Kanal-MOSFET-Transistoren T4 und T5 kann die komplette Schaltung ein- und ausgeschaltet werden. Der MOSFET-Transistor T5 wird hierbei zusätzlich als Verpolungsschutz genutzt.

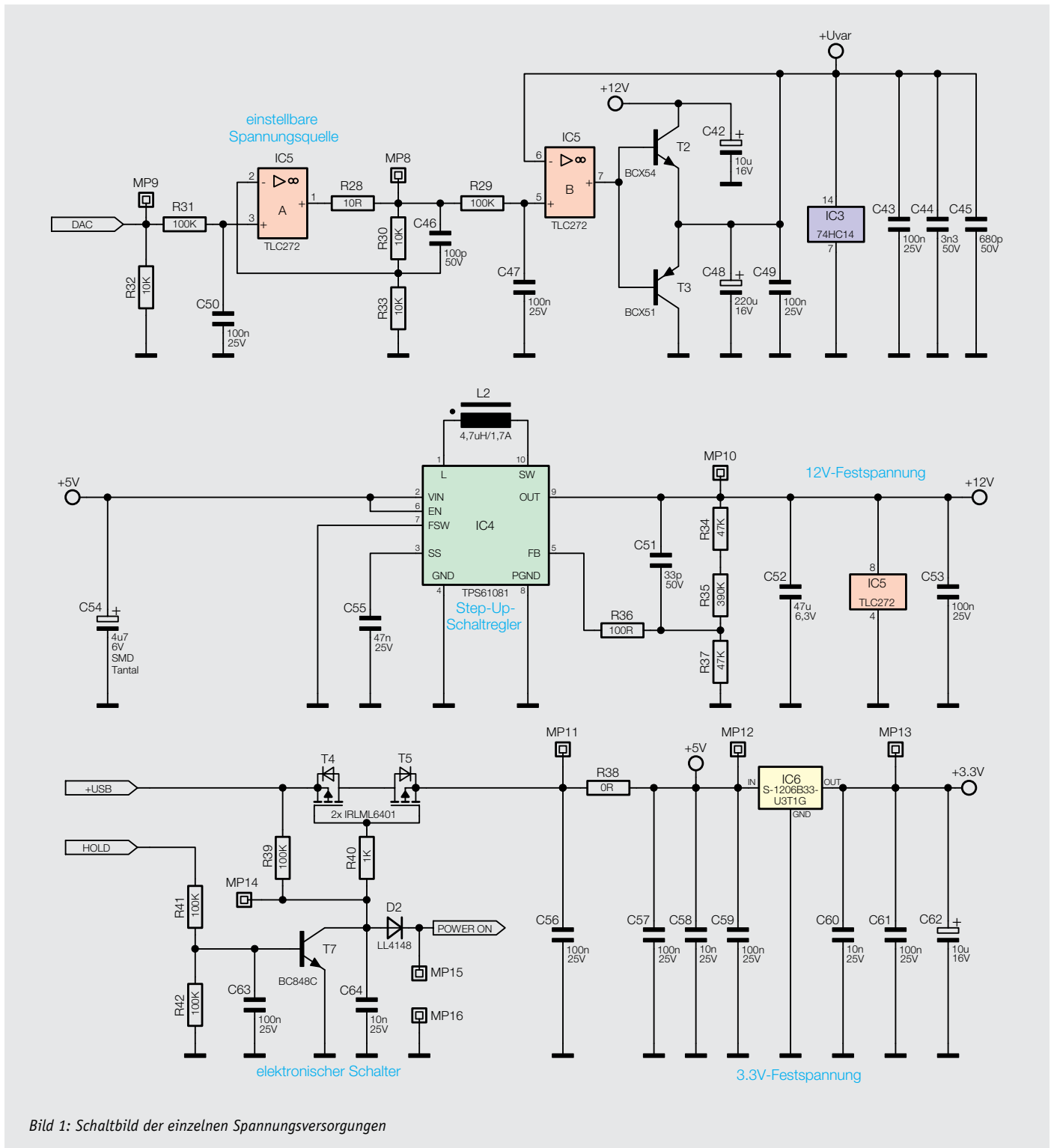


Bild 1: Schaltbild der einzelnen Spannungsversorgungen

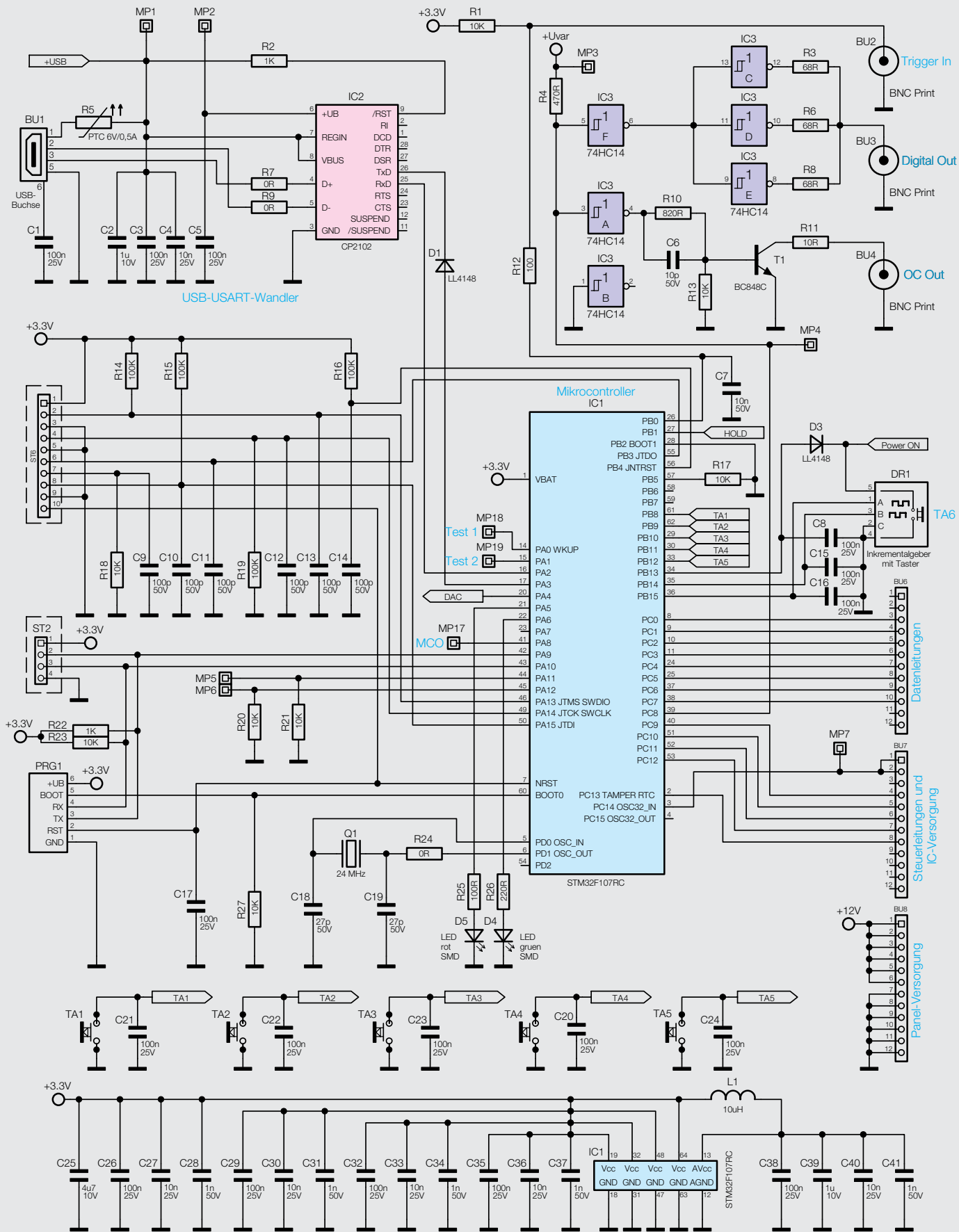


Bild 2: Schaltbild des Mikrocontrollers mit angeschlossener Peripherie

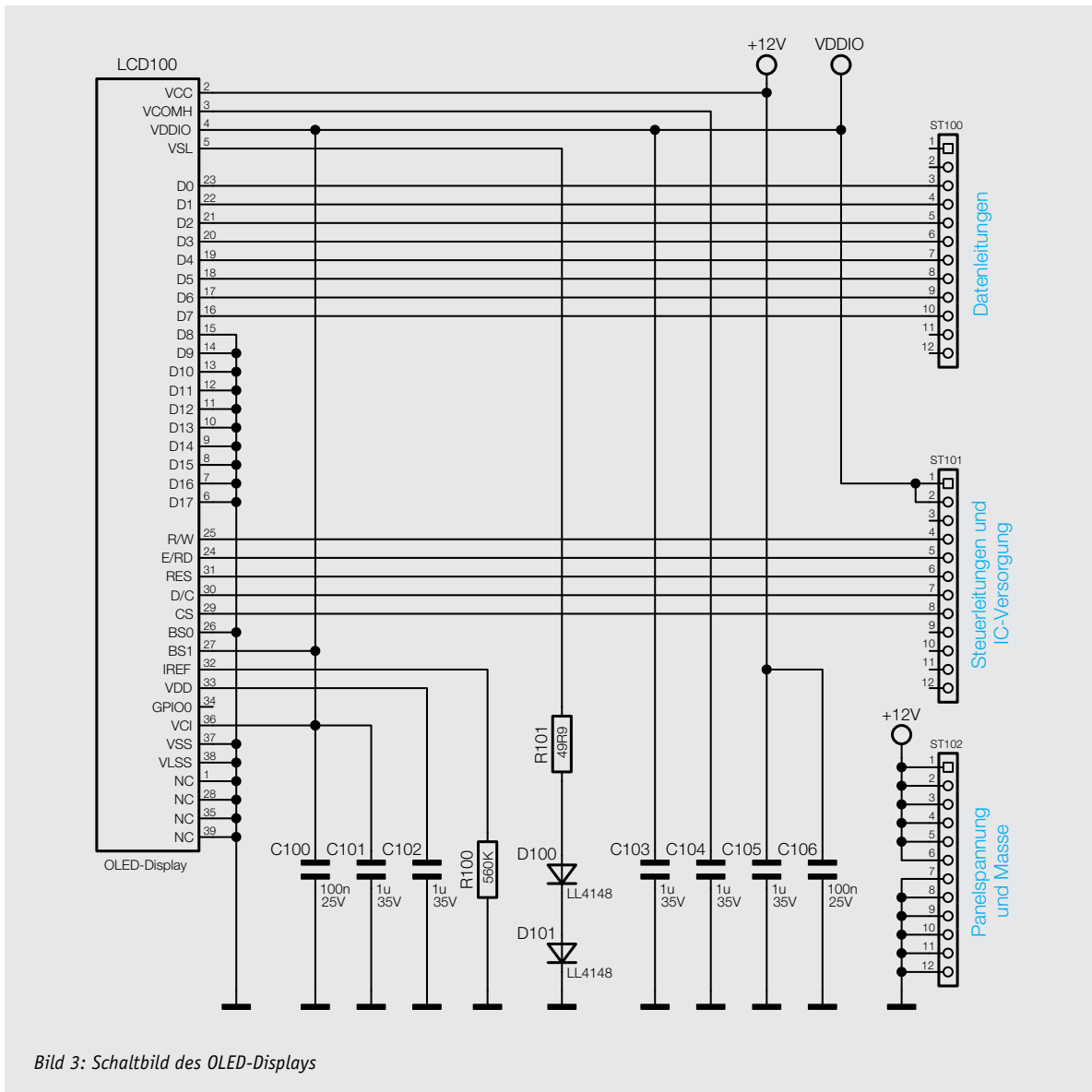


Bild 3: Schaltbild des OLED-Displays

Um diesen „elektronischen Schalter“ zu schließen, muss das anliegende Spannungspotential an Messpunkt 14 (MP14) wenigstens 2 V geringer sein als die anliegende Spannung +USB. Dies geschieht entweder durch die Betätigung des Tasters TA6 im Inkrementalgeber DR1 oder durch das Ansteuern des Transistors T7 über die Signalleitung „HOLD“.

Durch die Betätigung des Tasters TA6 wird die Signalleitung „POWER ON“ auf Masse gelegt. Über der Diode D2 bildet sich an MP14 dann das typische Spannungspotential von 0,7 V und die nun vorhandene Spannungsdifferenz lässt den „elektronischen Schalter“ schließen. Diese Methode wird zum Einschalten des UPG 200 verwendet. Sobald der Mikrocontroller IC1 arbeitet, sorgt dieser dafür, dass der Transistor T7 über die Signalleitung „Hold“ angesteuert wird und den Messpunkt MP14 direkt auf Masse legt. Die Selbsthaltung ist damit aktiv.

Aus den anliegenden 5 V der USB-Verbindung erzeugt der Linearregler IC6 vom Typ S-1206B33-U3T1G eine Spannung von 3,3 V. Mit dieser niedrigeren Spannung wird dann der Mikrocontroller IC1 versorgt.

Des Weiteren wird aus den 5 V die 12-V-Spannungsschiene erzeugt, mit der zum einen das „Panel“

des OLED-Displays versorgt und zum anderen die einstellbare Spannungsquelle gespeist wird.

Zur Erzeugung dieser 12 V befindet sich auf der Basisplatte ein Step-up-Wandler, bestehend aus dem Schaltregler IC4 vom Typ TPS61081, den Widerständen R34 bis R37, den Kondensatoren C51, C52, C55 und der Drosselspule L2.

Neben den eben erwähnten Festspannungsreglern ist eine einstellbare Spannungsquelle vorhanden, die aus dem Operationsverstärker IC5, den Transistoren T2 und T3, den Widerständen R28 bis R33 und den Kondensatoren C42 und C46 bis C50 besteht. Ein vom Mikrocontroller IC1 erzeugtes Gleichspannungssignal (DAC) wird über den Widerstand R31 und den Kondensator C50 geglättet und auf den nichtinvertierenden Eingang des Operationsverstärkers IC5A geführt. Dieser arbeitet als nichtinvertierender Verstärker, der mit seinem festen Verstärkungsfaktor die Eingangsspannung verdoppelt. Der nun durch den Mikrocontroller IC1 einstellbare Spannungsbereich an Messpunkt 8 liegt zwischen 2 und 5 V und wird auf den nichtinvertierenden Eingang des Operationsverstärkers IC5B geführt.

Durch die am Ausgang des Operationsverstärkers



IC5B erzeugte Spannung werden der NPN-Transistor T2 und der PNP-Transistor T3 so angesteuert, dass die Spannung +Uvar der Spannung am nichtinvertierten Eingang von IC5B entspricht. Mit der Spannung +Uvar werden dann die im IC3 integrierten Schmitt-Trigger-Inverter versorgt. Durch den Einsatz der Transistoren T2 und T3 ist eine höhere Stromstärke erzielbar. Die Kondensatoren C42 bis C45, C48 und C49 werden zur Siebung und Glättung der Spannungen sowie zur Blockung von hochfrequenten Störspannungen eingesetzt.

Mikrocontroller

Zur Bildung des Puls-Pause-Signals wird der Mikrocontroller IC1 vom Typ STM32F107RC (Bild 2) verwendet. Über den externen 24-MHz-Quarz Q1 wird der Grundtakt für den Controller bereitgestellt. Aus diesen 24 MHz erzeugt der Mikrocontroller dann intern seine Arbeitstaktfrequenz von 72 MHz mittels PLL. Der STM32F107RC ist ein leistungsfähiger ARM-32-Bit-Cortex™M3-Controller mit 256 KByte Flash-Speicher, 4 KByte SRAM, zwei schnellen (1 μ s) 12-Bit-/16-Kanal-ADCs, zwei 12-Bit-DACs, 80 I/O-Ports und 14 Kommunikations-Interfaces.

Jittern

Um das Jittern der Puls-Pause-Signale zu verhindern, laufen alle Prozesse, die mit den Umschaltzeitpunkten und dem damit verbundenen Setzen des Ausgangssignals zu tun haben, in der Hardware des Controllers ab. Eine manuelle (per Firmware) gesteuerte Umschaltung des Ausgangssignals würde wegen der verwendeten Interrupts immer zu einem nicht komplett vorhersehbaren Zustand führen. Dadurch würde das Ausgangssignal zu einem Zeitpunkt geändert werden, der abweichend vom idealen Zeitpunkt wäre. Dieser ist dann direkt von Taktsignal und der dazugehörigen Zykluszeit abhängig und kommt deshalb nur an diskreten Stellen vor.

Bild 4 zeigt den Umschaltzeitpunkt eines 10- μ s-Pulses beim UPG 100. Die drei fallenden Flanken sind gut zu erkennen. Der Abstand zwischen den einzelnen Flanken entspricht genau der Zykluszeit, die der eingesetzte Controller im UPG 100 mit 16 MHz benötigt.

In Bild 5 ist das gleiche Signal dargestellt, erzeugt durch den neuen UPG 200. Hier ist nur eine Flanke zu sehen, durch die reine Anwendung von hardware-basierten Prozessen hat das UPG 200 kein Jittern.

OLED-Display

Über die Buchsenleisten BU6 bis BU8 sind alle notwendigen Daten- und Steuerleitungen zum Betrieb des OLED-Displays direkt mit dem Mikrocontroller IC1 verbunden. Auch die Spannungsversorgung erfolgt über die Stiftleisten. Neben den 3,3 V für den Displaycontroller, welche über die Pins 1 und 2 der Buchsenleiste BU7 zugeführt werden, benötigt das OLED-Display eine zusätzliche 12-V-Spannung für das Panel. Diese „Panel-Spannung“ wird dem Display über die Pins 1 bis 6 der Buchsenleiste BU8 zur Verfügung gestellt.

Auf der Displayplatine befinden sich lediglich die zum Betrieb des OLEDs benötigten Bauteile sowie die

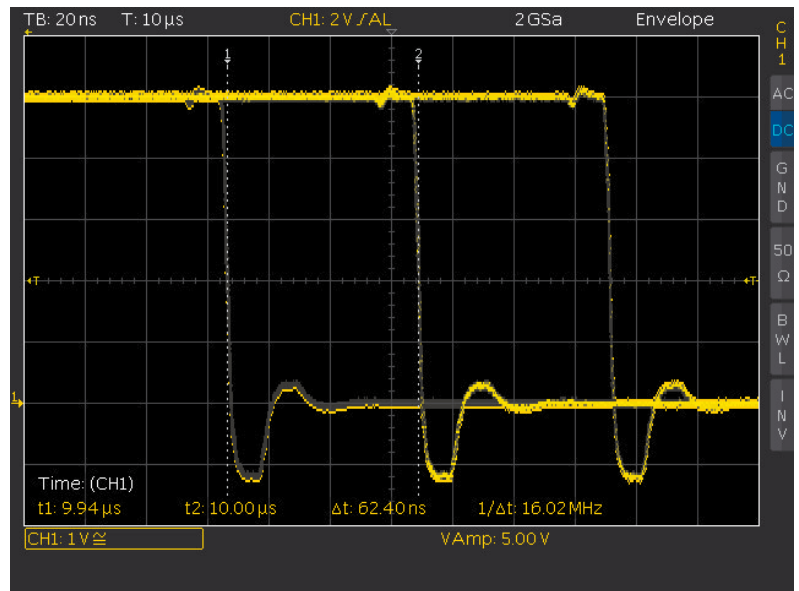


Bild 4: Jittern beim Vorgängermodell UPG 100

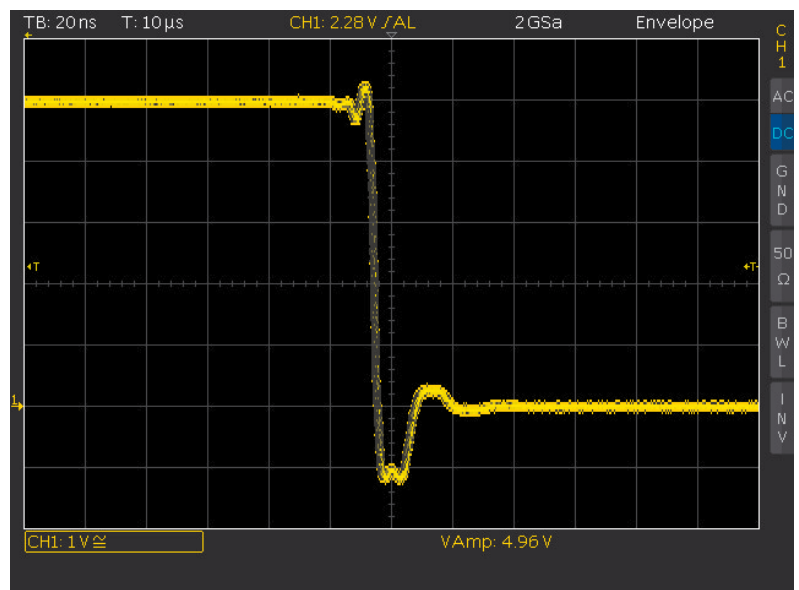


Bild 5: Flanke beim UPG 200

drei Stiftleisten, mit denen die Verbindung zur Basisplatine hergestellt wird. Damit das Display nicht schief auf der Platine befestigt wird, ist es mittels eines Displayrahmens und Rastnasen ausgerichtet.

Als Eingabelemente stehen zum einen die separaten Taster TA1 bis TA5 zur Verfügung, zum anderen ist ein Inkrementalgeber DR1 angeschlossen, der über einen weiteren Taster TA6 verfügt. Die Kondensatoren C8, C15, C16 und C20 bis C24 unterdrücken dabei eventuelle Signalstörungen.

Signalausgabe

Ein an BU2 anliegendes Triggersignal wird an den Eingang BP0 (Pin 26) des Mikrocontrollers IC1 weitergeleitet. Nach der Erkennung einer negativen Flanke wird, wie beim Betätigen der Taste TA6 „Start/Menu“, die Signalgenerierung gestartet.

Das intern von IC1 erzeugte Puls-Pause-Signal wird an dem als Open-Drain-Ausgang definierten Portpin PC8 (Pin 39) bereitgestellt. Durch den Pull-up-Widerstand R4 wird dieser Portpin im hochohmigen Zustand auf die aktuell eingestellte Ausgangsspannung +Uvar gebracht.

Wenn der Open-Drain-Ausgang durchgeschaltet und damit niederohmig ist, ist der Portpin auf das Massepotential geschaltet. Dieses Signal gelangt an die Eingänge der beiden Schmitt-Trigger-Inverter IC3F

und IC3A. Der Ausgang von IC3F steuert die Eingänge der Inverter IC3C bis IC3E. Die Parallelschaltung der drei Inverter und deren Ausgangswiderstände R3, R6 und R8 führt zu einer höheren Belastbarkeit des Signalausgangs „Digital-out“. Zudem liegt der Gesamtausgangswiderstand nun bei 50 Ω . Mit dem Ausgang des Inverters IC3A wird der Open-Collector-Treiber T1 gesteuert.

Durch den Einsatz des Open-Drain-Ausgangs Pin 39 sind die Eingänge der Schmitt-Trigger-Inverter vor einer zu hohen Eingangsspannung geschützt, da die Spannung an den Eingängen so nur die eingestellte Ausgangsspannung +Uvar erreichen kann. Der Portpin selbst ist 5-V-tolerant.

USB-Anschluss

Für die Datenverbindung des UPG 200 mit der dazugehörigen PC-Software wird hier IC2, ein CP2102 von Silicon Labs, als USB-USART-Wandler eingesetzt. Mit diesem Baustein werden die Daten mit einer Geschwindigkeit von 115,2 Kbit/s zwischen dem UPG 200 und dem Computer ausgetauscht. Die Datenverbindung ist als virtueller COM-Port definiert.

Damit ist die Schaltungsbeschreibung abgeschlossen. Im nächsten Teil werden die Bedienung und Konfiguration sowie der Nachbau und die Inbetriebnahme des Universal-Puls-Generators UPG 200 beschrieben.

ELV

Takterzeugung durch Frequenzsynthese

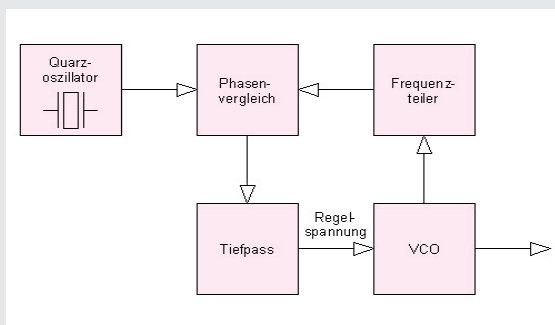
Basis unseres UPG 200 ist ein ARM-Controller, der aus der extern durch einen 24-MHz-Quarz erzeugten Grundfrequenz durch PLL-Frequenzsynthese die interne Arbeitstaktfrequenz von 72 MHz erzeugt.

Dies ist durch eine fertigungstechnische Einschränkung bei der Produktion von Grundtonquarzen bedingt, die im sogenannten AT-Schnitt [1] gefertigt werden. Derart gefertigte Quarze haben zwar den Vorteil einer relativ hohen Temperaturstabilität bei einer Umgebungstemperatur von 25 bis 35 °C, sind aber als Grundtonquarz nur bis zu einer Schwingfrequenz bis 30 MHz herstellbar. Das dann nur noch 50 μm dicke Quarzplättchen wird zudem mechanisch instabiler und ist auch anfälliger gegen mechanische Belastungen wie Stoß oder Vibration.

Um nun höhere Taktfrequenzen, wie sie in Mikroprozessorsystemen üblich sind, aus der relativ niedrigen Frequenz des Grundtonquarzes (und mit dessen hoher Frequenzstabilität) zu generieren, bedient man sich der PLL-Frequenzsynthese.

Ein PLL-Synthesizer (siehe Bild, [2]) basiert auf einem Quarzoszillator, der die stabile Ausgangsfrequenz erzeugt. Er erzeugt auf Basis dieser Frequenz eine vervielfachte Ausgangsfrequenz, die durch eine digitale Phasenregelschleife (Phase-locked Loop, PLL) exakt entsprechend der Vorgabe stabilisiert wird.

Die gewünschte Ausgangsfrequenz wird in einem spannungsgesteuerten Generator (VCO) erzeugt, in unserem Beispiel also die 72 MHz. Diese Frequenz wird durch einen Frequenzteiler, der die Ausgangsfrequenz auf die des Quarzoszillators herabteilt, auf einen Phasendetektor (Phasenvergleich) geführt. Dieser vergleicht Frequenz und Phase der herabgeteilten Ausgangsfrequenz mit der des Quarzoszillators, der als Referenz arbei-



tet. Der Phasendetektor ist heute meist mit Digitalstufen realisiert, die bei einer Phasen- bzw. Frequenzabweichung ein PWM-Signal ausgeben, das vom anschließenden Tiefpassfilter (Schleifenfilter) in eine entsprechende Gleichspannung umgewandelt wird. Wird hier eine Abweichung der Ausgangsfrequenz zur Referenzfrequenz detektiert, erfolgt ein Nachregeln des VCO durch den Phasendetektor, indem dieser die Abstimmspannung des VCO exakt so einstellt, dass (die ganzzahlig vervielfachte) Referenzfrequenz und die Referenz-Phasenlage genau auf der angestrebten Sollfrequenz liegen. Diese Regelung erfolgt so schnell, dass quasi keine Abweichung registrierbar ist. Man nennt dies eine eingerastete PLL.

Eine solche PLL findet man in einer Vielzahl von Schaltungen, bei denen es einerseits auf eine genaue Oszillatorfrequenz ankommt, andererseits aber auch schnell verschiedene stabile Ausgangsfrequenzen einstellbar sein sollen, z. B. bei Empfänger- und Senderkonzepten. Hier findet man oft noch eine Erweiterung des Konzepts um eine bestimmte ZF-Frequenzablage, um verschiedene Kanalaraster usw.

Weitergehende Kenntnisse zur PLL vermittelt z. B. die hervorragende Erklärung unter [3].

[1] <http://de.wikipedia.org/wiki/Schwingquarz#Kristallschnitte>

[2] <http://de.wikipedia.org/wiki/Phasenregelschleife>

[3] www.uwe-kerwien.de/pll/pll-synthesizer.htm